

Базовые характеристики

- иммунитет к отсутствию питания по цифровым и аналоговым выводам;
- низкое значение тока потребления – $I_{cc} < 2 \text{ мкА}$ при V_{cc} до 6,0 В и $T = 25^\circ\text{C}$;
- широкий диапазон напряжений питания от 2,0 В до 6,0 В;
- при любых напряжениях питания коммутирует аналоговое напряжение от 0 В до +8 В;
- устойчивость к статическому электричеству до уровней 2000 В (НВМ);
- диапазон рабочих температур от -60°C до $+125^\circ\text{C}$;
- полностью соответствует функциональному аналогу микросхем 74HVC175, 74HVC175.

Информация для заказа

Таблица 1

Маркировка	Технические условия	Корпусное исполнение	Вид приёмки
An74H175T4	ПАКД.431239.020ТУ	SOP-16 (4307.16-B)	ОТК
An74H175T9	ПАКД.431239.020ТУ	QFN-24	ОТК
An74H175	ПАКД.431239.020ТУ	бескорпусная	ОТК

Функциональное описание

Выполняют функцию схемы - 4 D-триггера.

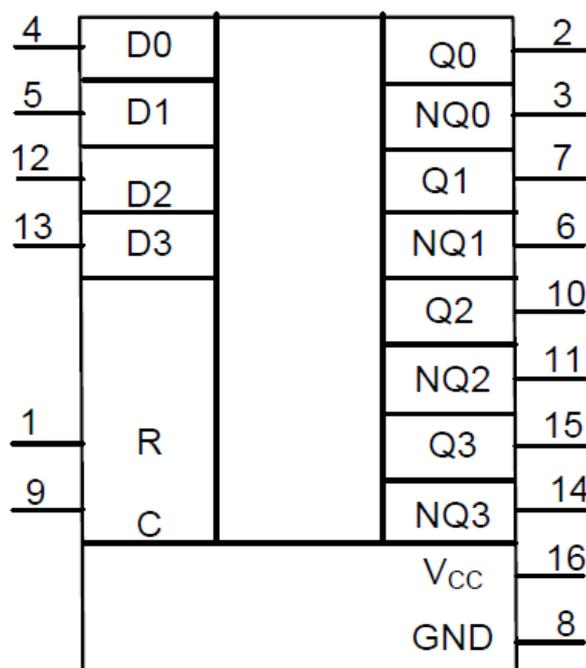


рисунок 1 – Схема функциональная

Конфигурация выводов

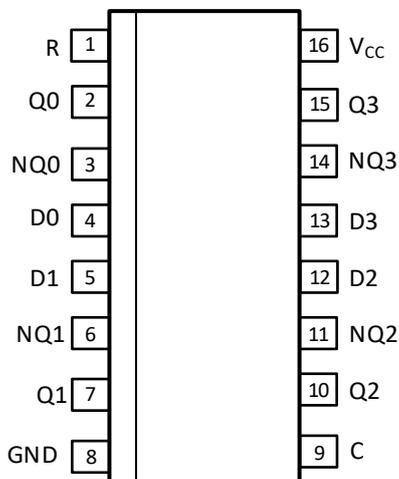


рисунок 2
SOP-16

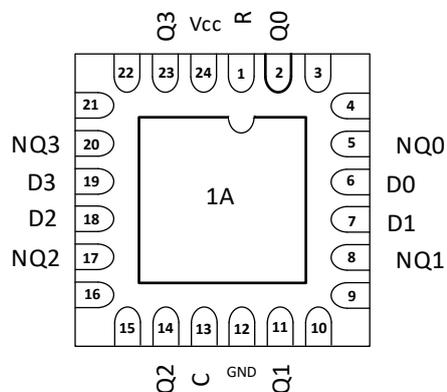


рисунок 3
QFN-24

Описание выводов

Таблица 2

Обозначение вывода	Используемые состояния		Функциональное назначение вывода
	Вход	Выход	
R	HL		Вход установки в состояние «логический ноль»
Q0		HL	Выход информации первого триггера
NQ0		HL	Инверсный выход информации первого триггера
D0	HL		Вход информации первого триггера
D1	HL		Вход информации второго триггера
NQ1		HL	Инверсный выход информации второго триггера
Q1		HL	Выход информации второго триггера
GND		HL	Общий
C	HL		Вход тактовой частоты
Q2		HL	Выход информации третьего триггера
NQ2		HL	Инверсный выход информации третьего триггера
D2	HL		Вход информации третьего триггера
D3	HL		Вход информации четвертого триггера

NQ3	HL	Инверсный выход информации четвертого триггера
Q3	HL	Выход информации четвертого триггера
V _{cc}		Напряжение питания

Таблица истинности¹⁾

Таблица 3

Входы			Выходы	
R	C	D _n	Q _n	NQ _n
L	X	X	L	H
H	↑	H	H	L
H	↑	L	L	H
H	L	X	Q	NQ

- 1) H-высокий уровень;
 L-низкий уровень;
 X-безразличное состояние;
 ↑ -фронт тактового импульса;
 Q предыдущее состояние триггера.

Предельно-допустимые и предельные режимы эксплуатации

Таблица 4

Наименование параметра режима, единица измерения	Буквенное обозначение параметра	Предельно-допустимый режим		Предельный режим		Примечания
		не менее	не более	не менее	не более	
Напряжение питания, В	U_{CC}	2,0 4,5 ¹⁾	6,0 5,5 ¹⁾	-0,5	8	–
Напряжение, В: - на выводах вход;	U	-0,3	7,0	-0,5	8	–
- на выводе V_{CC}		0	6,0/5,5 ¹⁾	-0,5	8	–
Напряжение на выводах вход/выход и выход в состоянии «Выключено», В	$U_{I/OZ}$ U_{OZ}	-0,3	7,0	-0,5	8	–
Входное напряжение низкого уровня, В	U_{IL}	-0,3	$0,3 \cdot U_{CC}$ 0,8 ¹⁾	–	–	4
Входное напряжение высокого уровня, В	U_{IH}	$0,7 \cdot U_{CC}$ 2,0 ¹⁾	7,0	–	–	4
Постоянный входной ток на вывод, мА	I_I	–	–	–	20	–
Постоянный выходной ток на вывод, мА	I_O	–	12 для норм U_{OL} и U_{OH} таблицы 2а	–	20	–
Постоянный ток по выводам U_{CC} и GND, мА	I_{tot}	–	36	–	50	1
		–	100	–	150	2
		–	200	–	250	3
Рассеиваемая мощность в нормальных климатических условиях, мВт	P_{tot}	–	100	–	150	1
		–	400	–	600	2
		–	800	–	1000	3
Длительность нарастания и спада входных сигналов, нс, при $U_{CC} \geq 4,5$ В; $U_{CC} < 4,5$ В;	t_{LH}	–	6	–	300	–
	t_{HL}	–	10	–	300	–
Ёмкость нагрузки на каждом выходе, пФ	C_L	–	50	–	500	5

¹⁾ Для микросхем подгруппы An74HT

Примечания

1 Для микросхем группы An74H(1G/2G);

2 Для микросхем группы An74H(8G);

3 Для микросхем группы An74H(16G);

4 С учётом всех видов помех. Для схем с триггером Шмитта и входов компараторов уровней сигналов конкретные значения входных напряжений низкого U_{IL} и высокого U_{IH} уровня приводят в спецификации.

5 С учётом предельно-допустимой и предельной мощности рассеивания.

Электрические параметры при приемке и поставке

Таблица 5

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра ¹⁾		Температура среды, °С	Примечания
		не менее	не более		
Выходное напряжение низкого уровня, В, при $U_{CC} = (4,5 \pm 0,05)$ В и $I_{OL} \leq 8$ мА,	U_{OL}	–	0,32	25±10	
при $U_{CC} = (6,0 \pm 0,06)$ В и $I_{OL} \leq 12$ мА,		–	0,4		
при $U_{CC} = (2,0 \pm 0,02)$ В и $I_{OL} \leq 50$ мкА,		–	0,1	минус 60 125	
при $U_{CC} = (4,5 \pm 0,05)$ В и $I_{OL} \leq 8$ мА,		–	0,35		
при $U_{CC} = (6,0 \pm 0,06)$ В и $I_{OL} \leq 12$ мА,		–	0,45		
при $U_{CC} = (2,0 \pm 0,02)$ В и $I_{OL} \leq 50$ мкА,		–	0,1		
Выходное напряжение высокого уровня, В,	U_{OH}	4,0	–	25±10	
при $U_{CC} = (6,0 \pm 0,06)$ В и $I_{OH} \leq 12$ мА,		5,4	–		
при $U_{CC} = (2,0 \pm 0,02)$ В и $I_{OH} \leq 50$ мкА,		($U_{CC}-0,1$)	–	минус 60 ²⁾ 125	
при $U_{CC} = (4,5 \pm 0,05)$ В и $I_{OH} \leq 8$ мА,		3,9	–		
при $U_{CC} = (6,0 \pm 0,06)$ В и $I_{OH} \leq 12$ мА,		5,3	–		
при $U_{CC} = (2,0 \pm 0,02)$ В и $I_{OH} \leq 50$ мкА,		($U_{CC}-0,1$)	–		
Ток потребления, мА, при $U_{CC} = (6,0 \pm 0,06)$ В, $U_{IH} = U_{CC}$, $U_{IL} = 0$ В (GND)	I_{CC}	–	1,0	25±10	1
		–	2,0		2
		–	5,0	3	
		–	10,0	минус 60 125	1
		–	40,0		2
		–	100,0		3
Увеличение тока потребления на один вход TTL, мА, при $U_{CC} = (5,5 \pm 0,05)$ В, $U_{IH} \geq 3,4$ В	ΔI_{CC}	–	200	25±10	4
		–	300	минус 60 125	
Ток утечки высокого и низкого уровней на входе, мА, при $U_{CC} = (6,0 \pm 0,06)$ В, $U_{IH} = U_{CC}$, $U_{IL} = 0$ В (GND)	I_{ILH} I_{ILL}	–0,1	0,1	25±10	
		–1,0	1,0	минус 60 125	
Ток утечки высокого и низкого уровней на входе/выходе или выходе в состоянии «выключено», мА, при $U_{CC} = (6,0 \pm 0,06)$ В, $U_{OZH} = U_{CC}$, $U_{OZL} = 0$ В (GND)	I_{OZH} I_{OZL} $I_{I/OZH}$ $I_{I/OZL}$	–0,1	0,1	25±10	5
		–1,0	1,0	минус 60 125	
Ток утечки вывода (вход, выход, вход/выход) при превышении напряжения на выводе напряжения питания, мА, при $U_{CC} = 0$ В (GND), $U_{I/O} \leq 6,0$ В	I_{OFF}	–	0,2	25±10	
		–	2,0	минус 60 125	
Время задержки, нс, при $U_{CC} = (4,5 \pm 0,05)$ В и $C_L \leq 50$ пФ ²⁾	t_D	–	–	25±10 минус 60 125	6
Входная ёмкость, пФ	C_I	–	4	25±10	–
Ёмкость выхода и входа/выхода, пФ	C_O C_I/O	–	5	25±10	–

Динамическая ёмкость входного буфера Н, пФ	CDI	–	1,5	25±10	–
Динамическая ёмкость выходного буфера, пФ	CDO	–	10,0	25±10	–

1) Гарантируется запасами норм при цеховом контроле в НУ;

2) С учетом паразитных ёмкостей.

П р и м е ч а н и я

1 Для микросхем группы An74H(1G/2G);

2 Для микросхем группы An74H(8G);

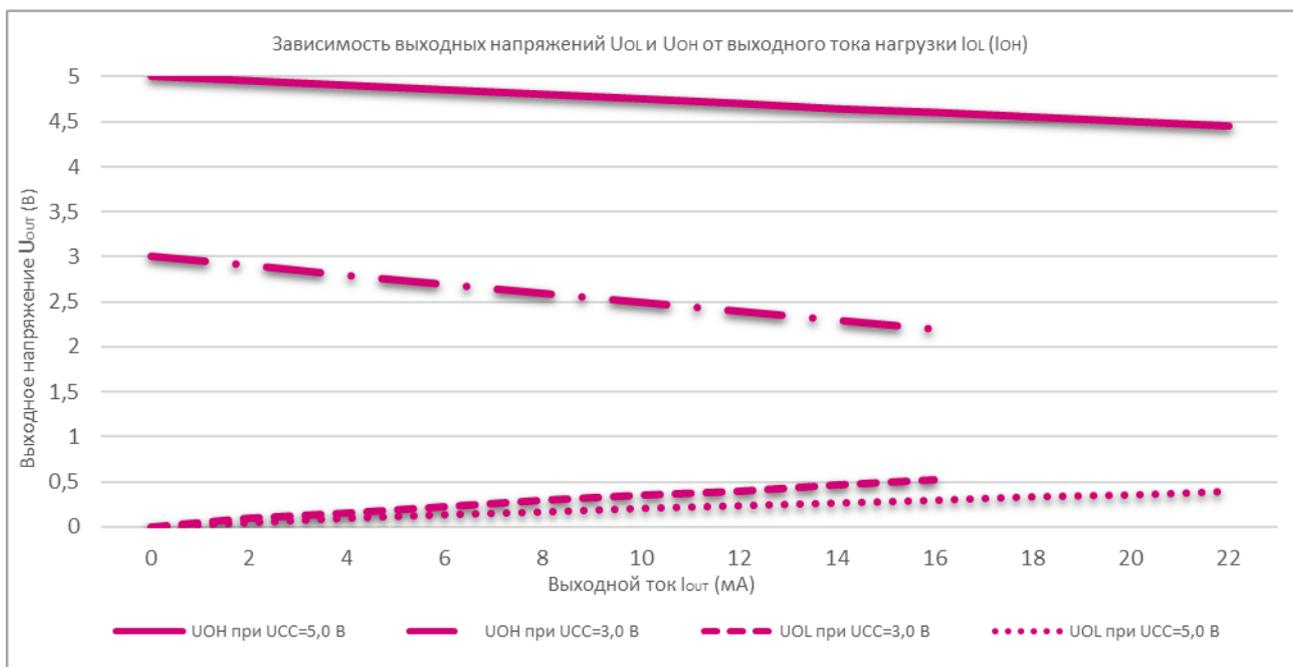
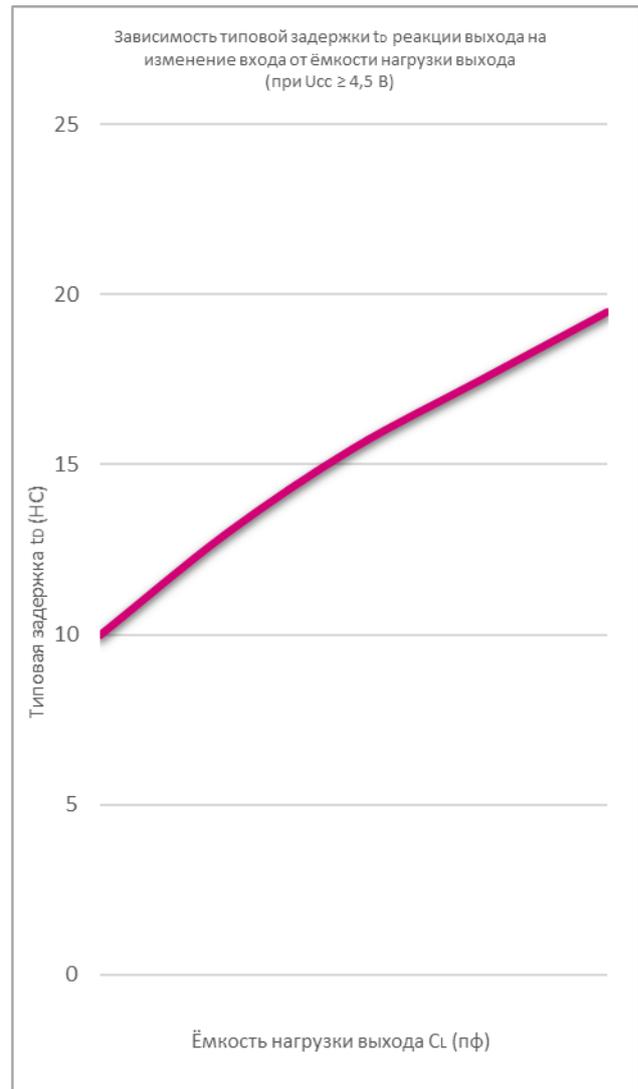
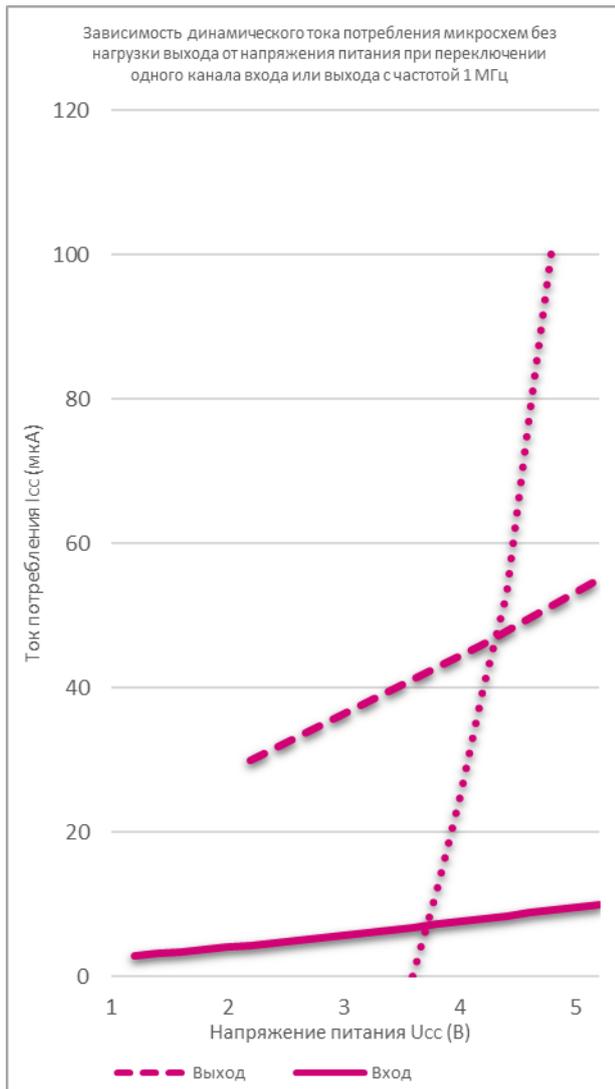
3 Для микросхем группы An74H(16G);

4 Для микросхем подгруппы An74HT;

5 Для выходов (входов/выходов), имеющих состояние «выключено»;

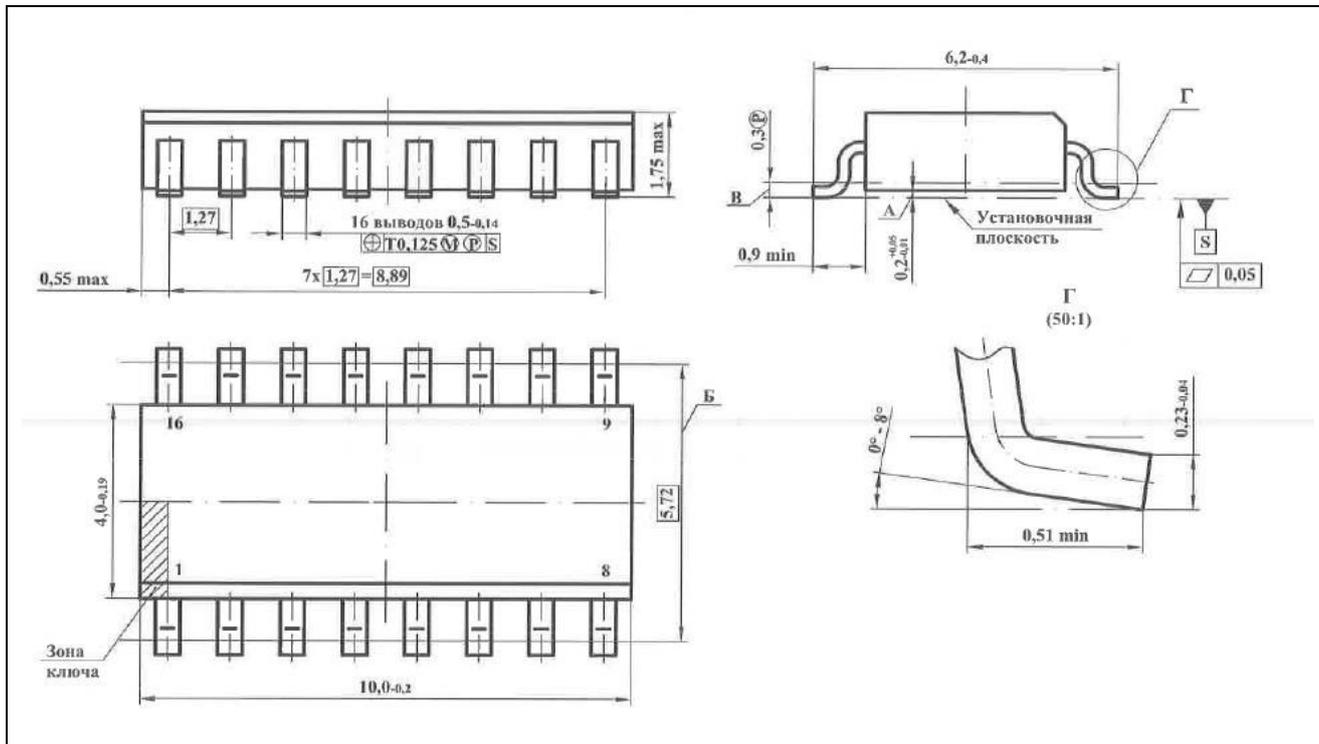
6 Конкретные значения времени задержки приводят в спецификации. В спецификации могут устанавливаться другие динамические параметры с указанием метода контроля.

Диаграммы

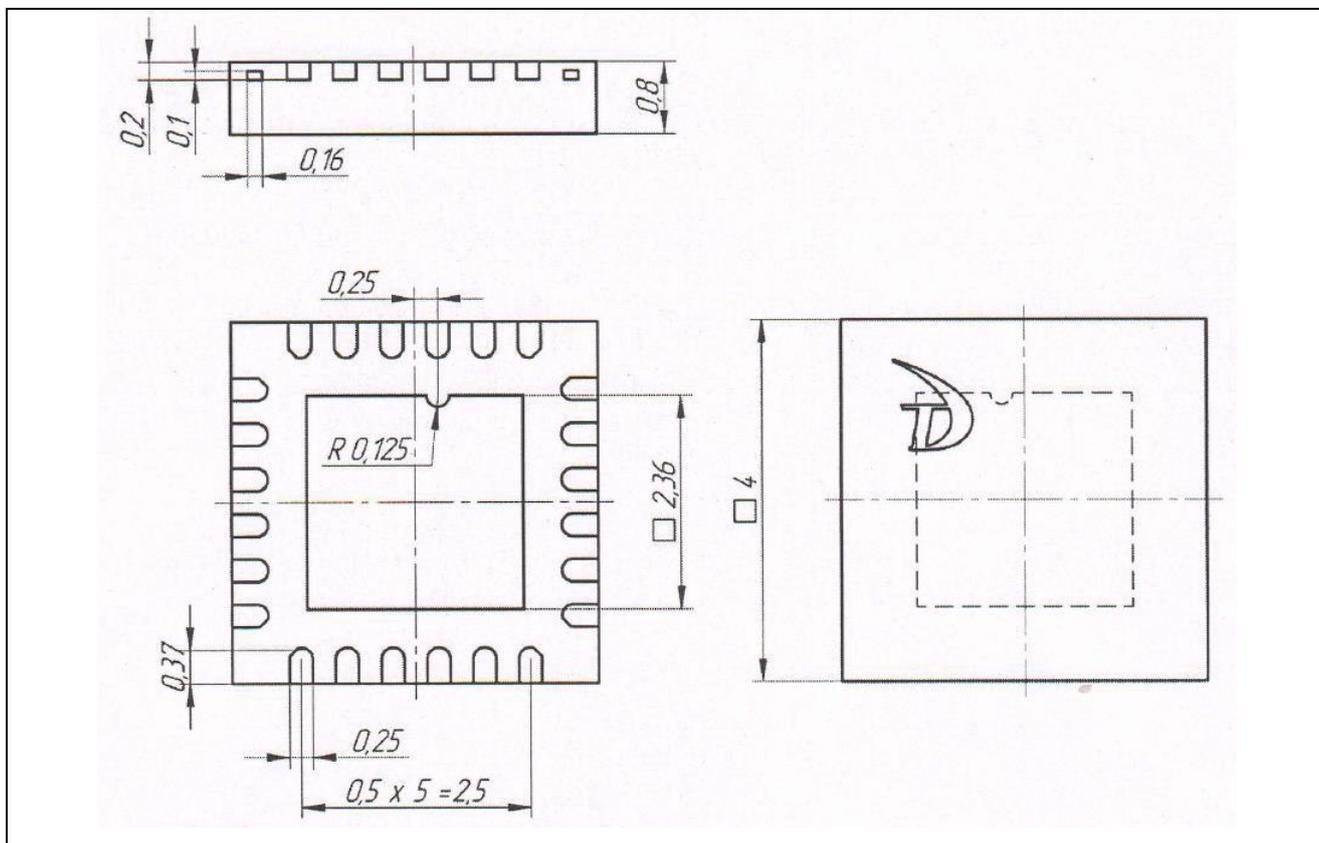


Габаритный чертеж

Корпус SOP-16 (4307.16-A) (16 выводов), металлополимерный

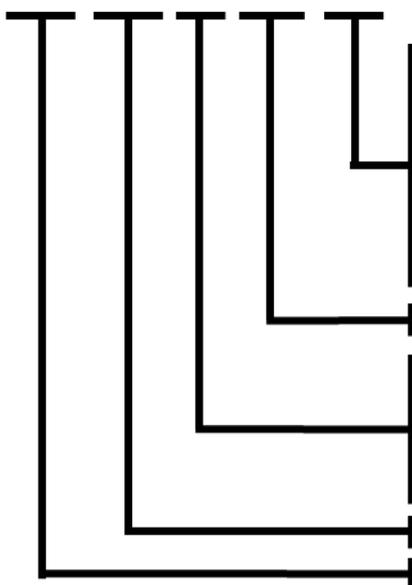


Корпус QFN-24 (24 вывода), металлополимерный



Кодировка микросхем серии An74

An 74 H 00 T3



Тип корпуса:

T1 – SOT-23-5

T2 – SOP-8

T3 – SOP-14 (4306.14-C)

T4 – SOP-16 (4307.16-B)

T5 – SOP-20 (4321.20-A)

T6 – TSSOP-24

T7 – SSOP-48

T8 – SSOP-56

T9 – QFN-24

Общепринятый номер функциональной схемы

Семейство логических КМОП схем:

H – VHC

HT – VHCT

A – AVC

AT – AVCT

C – LVC/LCX

Серия 74

Признак производителя микросхемы – АО «Ангстрем»

Регистрация изменений

Таблица 6

Версия листовки	Дата выхода	Примечание	Заменяет
An74H175_V1	декабрь 2023		