

K1446BГ5

K1446BГ5 представляет собой 1Кбит EEPROM с однопроводным интерфейсом.

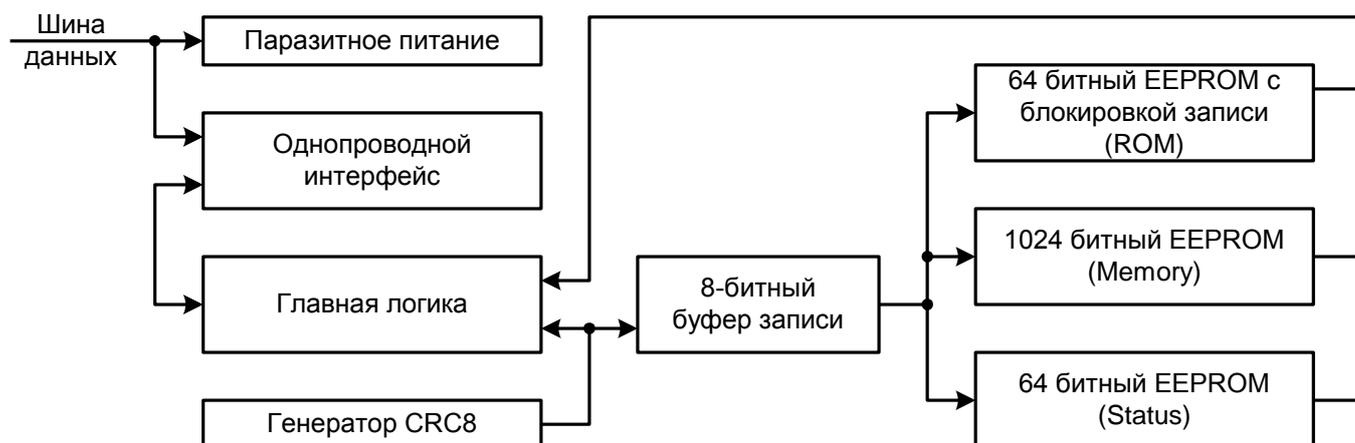


Рис.1. Блок-схема K1446BГ5.

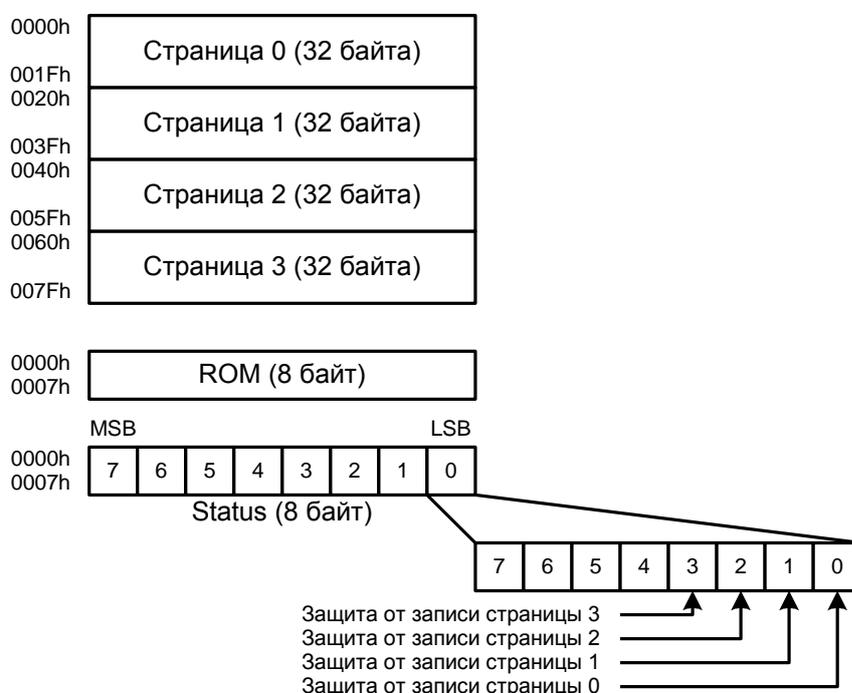


Рис.2. Карта памяти K1446BГ5.

Особенности:

- 1024-битный EEPROM с организацией 4 страницы по 256 бит;
- Отдельные 64-бита для серийного номера с возможностью однократной блокировки от записи;
- Отдельные 64-бита памяти Status с флагами блокировки страниц от записи;
- Однопроводной интерфейс со скоростью передачи данных до 16.3 Кбит/с.

Аналог: Dallas Semiconductor DS2502.

Принципиальные отличия:

1. Память EEPROM (у аналога EPROM);
2. Время восстановления T_{REC} – не менее 10 мкс (у аналога – не менее 1 мкс);
3. Минимальная длительность низкого уровня при записи лог. «1» – 4 мкс (у аналога 1 мкс);
4. Минимальные значения времен $t_{SLOT} = 50$ мкс и $t_{LOW0} = 40$ мкс (у аналога оба времени равны 60 мкс);
5. Диапазон рабочих температур – от -10°C до $+70^{\circ}\text{C}$ (у аналога – от -40°C до $+85^{\circ}\text{C}$);
6. Диапазон рабочих напряжений – от 2.5В до 5.3В (у аналога – от 2.8В до 6.0В).

Параметры:**Электрические параметры ($V_{PUP} = 2.5В - 5.3В; -10^{\circ}C - +70^{\circ}C$)**

Параметр	Обозн.	Min.	Тур.	Max.	Ед.изм.
Входное напряжение лог. «1»	V_{IH}	2.4		$V_{CC}+0.3$	В
Входное напряжение лог. «0»	V_{IL}	-0.3		+0.8	В
Выходное напряжение лог. «0» (выходной ток – 4мА)	V_{OL}			0.4	В
Выходное напряжение лог. «1»	V_{OH}		V_{PUP}	5.3	В
Напряжение программирования	V_{PP}	4.0		4.5	В
Емкость шины данных	C_{IN}			800	пФ
Напряжение блокировки	V_{BP}		11		В
Ток потребления			10	30	мкА

Временные параметры ($V_{PUP} = 2.5В - 5.3В; -10^{\circ}C - +70^{\circ}C$)

Параметр	Обозн.	Min.	Тур.	Max.	Ед.изм.
Длительность бита данных	t_{SLOT}	50		120	мкс
Длительность низкого уровня при записи лог. «1»	t_{LOW1}	4		15	мкс
Длительность низкого уровня при записи лог. «0»	t_{LOW0}	40		120	мкс
Время готовности данных при чтении	t_{RDV}	15	15	15	мкс
Время размыкания	$t_{RELEASE}$	0	15	35	мкс
Время восстановления	t_{REC}	10			мкс
Длительность высокого уровня импульса сброса	t_{RSTH}	480			мкс
Длительность низкого уровня импульса сброса	t_{RSTL}	360			мкс
Длительность высокого уровня импульса присутствия	t_{PDH}	15		60	мкс
Длительность низкого уровня импульса присутствия	t_{PDL}	60		160	мкс
Длительность задержки перед импульсом программирования	t_{DPP}	600			мкс
Длительность высокого уровня импульса программирования	t_{PPH}	50			мс
Длительность низкого уровня импульса программирования	t_{PPL}	5			мкс
Длительность высокого уровня импульса блокировки	t_{BPP}	100			мс
Время установки	t_{EST}	4			мкс

Предельно-допустимые значения:

Параметр	Значение
Напряжение на любом выводе относительно земли	-0.5В ÷ +12.0В
Диапазон рабочих температур	-10 [°] С ÷ +70 [°] С

Список команд:

1. Команды обращения к области ROM:
 - Skip ROM (CCh);
 - Read ROM (33h (еще и 0Fh в версии для внутреннего рынка));
 - Write ROM (3Ch);
 - Match ROM (55h);
 - Search ROM (F0h);
 - Block ROM (35h).
2. Команды обращения к областям Status и Memory:
 - Read Status (AAh);
 - Write Status (55h);
 - Read Memory (F0h);
 - Read Data/Generate 8-bit CRC (C3h);
 - Write Memory (0Fh).

Временные диаграммы:

Временные диаграммы работы при выполнении всех доступных команд состоят из последовательности приведенных ниже диаграмм в соответствии с алгоритмом выполнения конкретной команды (см. ниже пункт «Алгоритмы выполнения команд»).

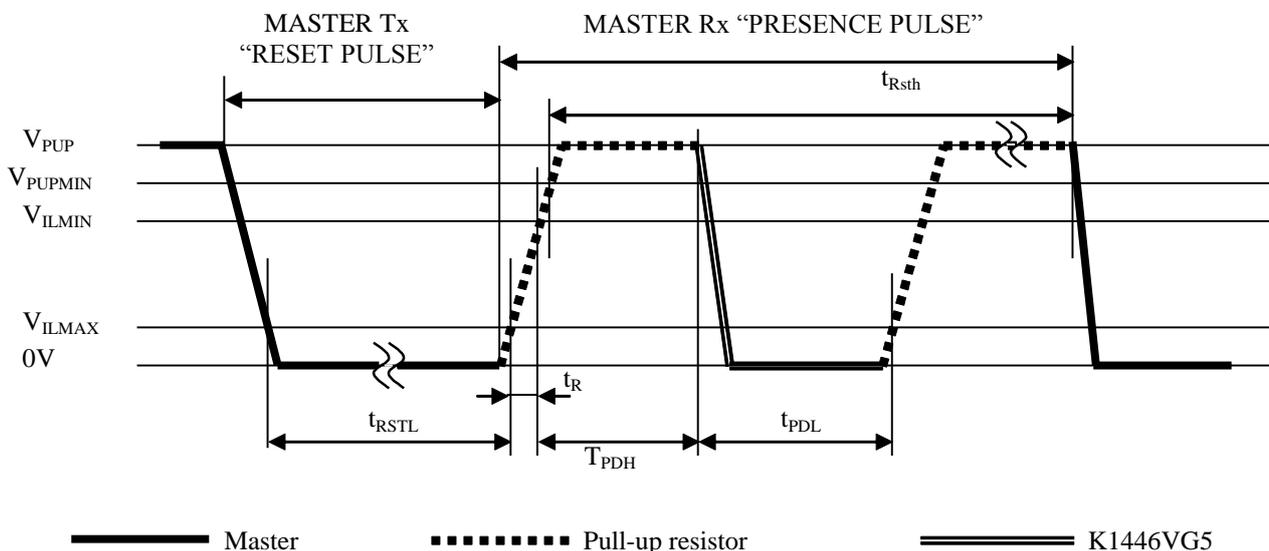


Рис.3. Временная диаграмма импульса сброса и импульса ответа.

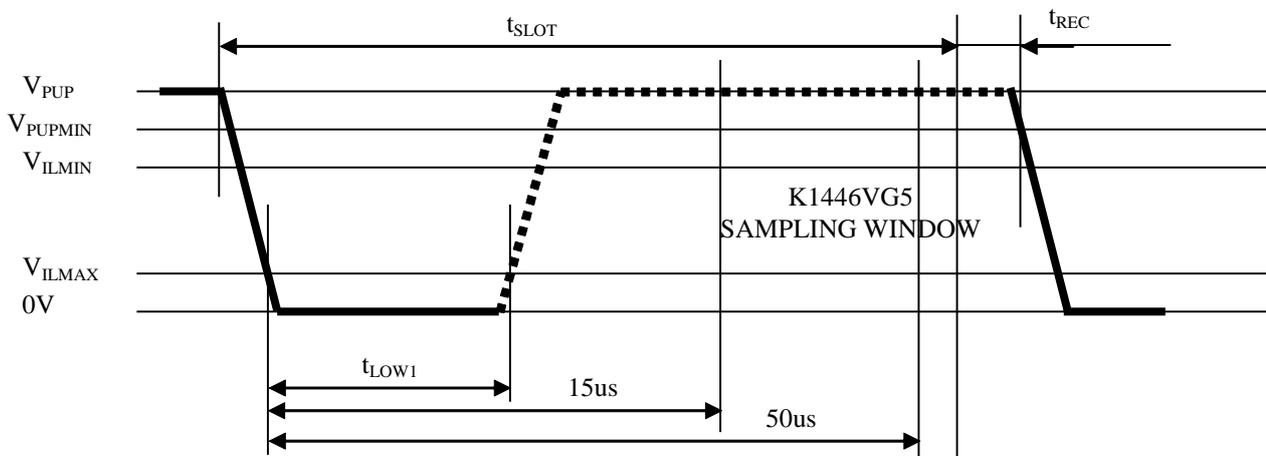


Рис.4. Временная диаграмма записи логической «1».

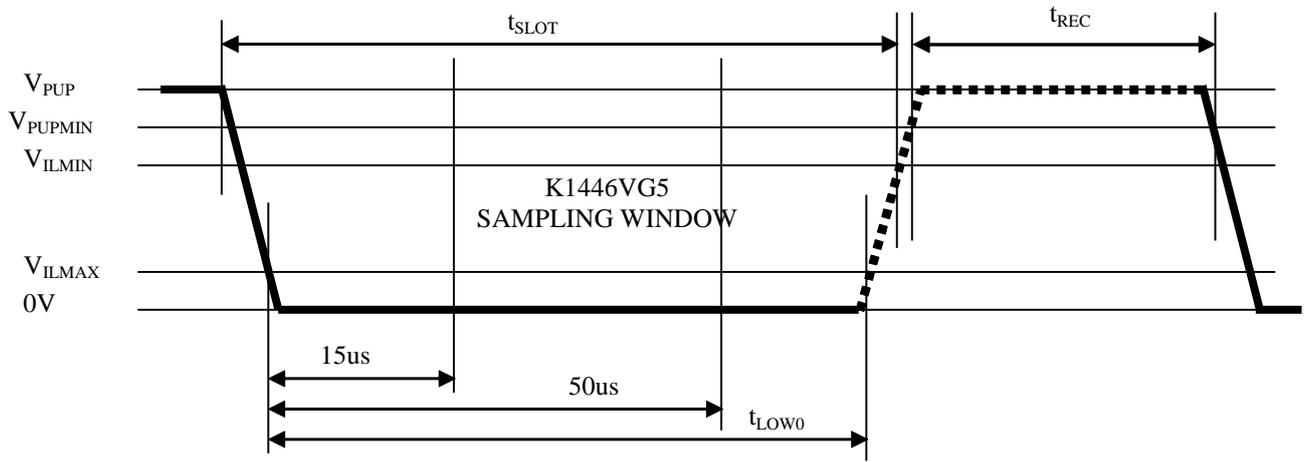


Рис.5. Временная диаграмма записи логического «0».

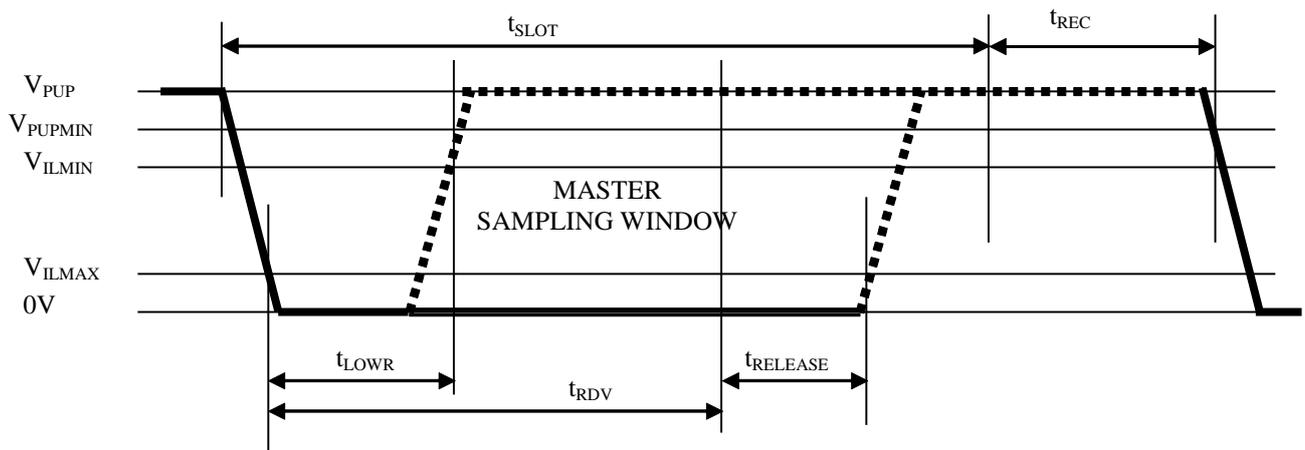


Рис.6. Временная диаграмма чтения бита данных.

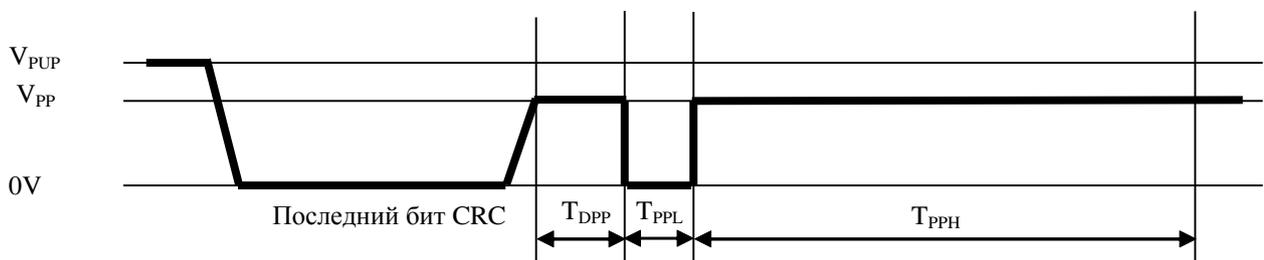


Рис.7. Временная диаграмма импульса программирования.

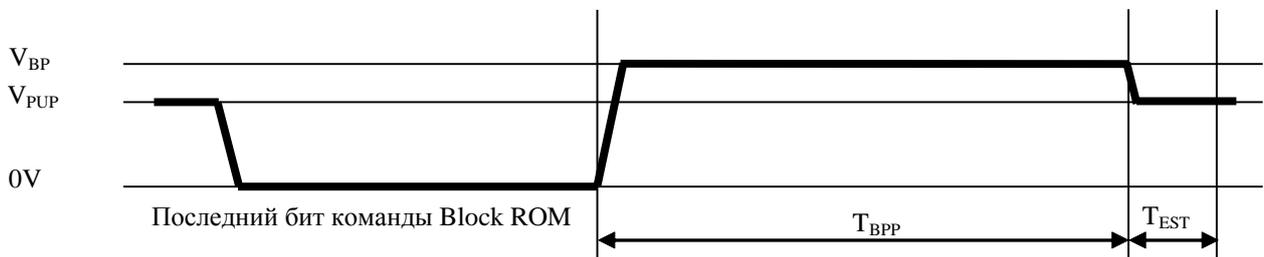
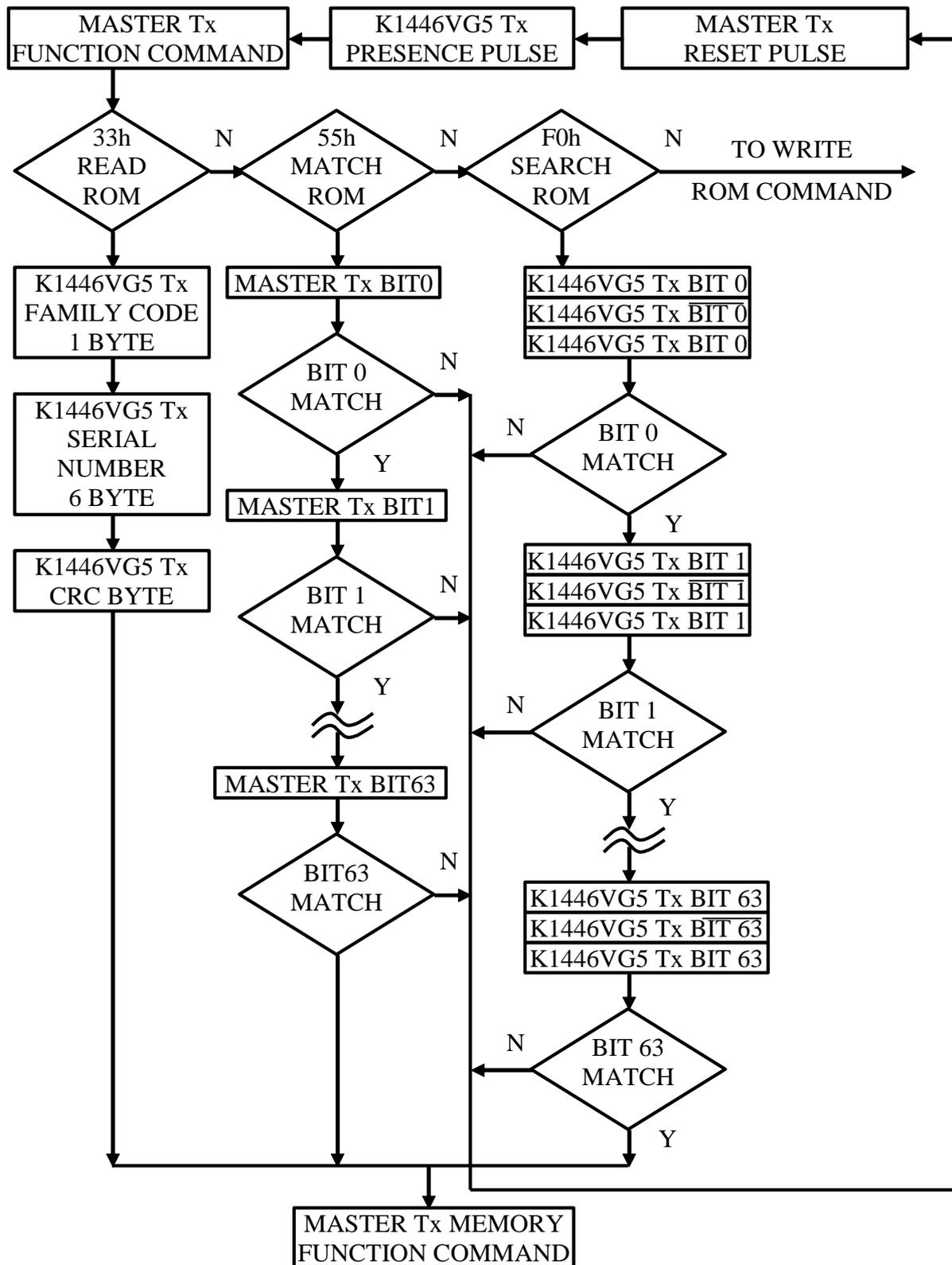


Рис.8. Временная диаграмма импульса блокировки.

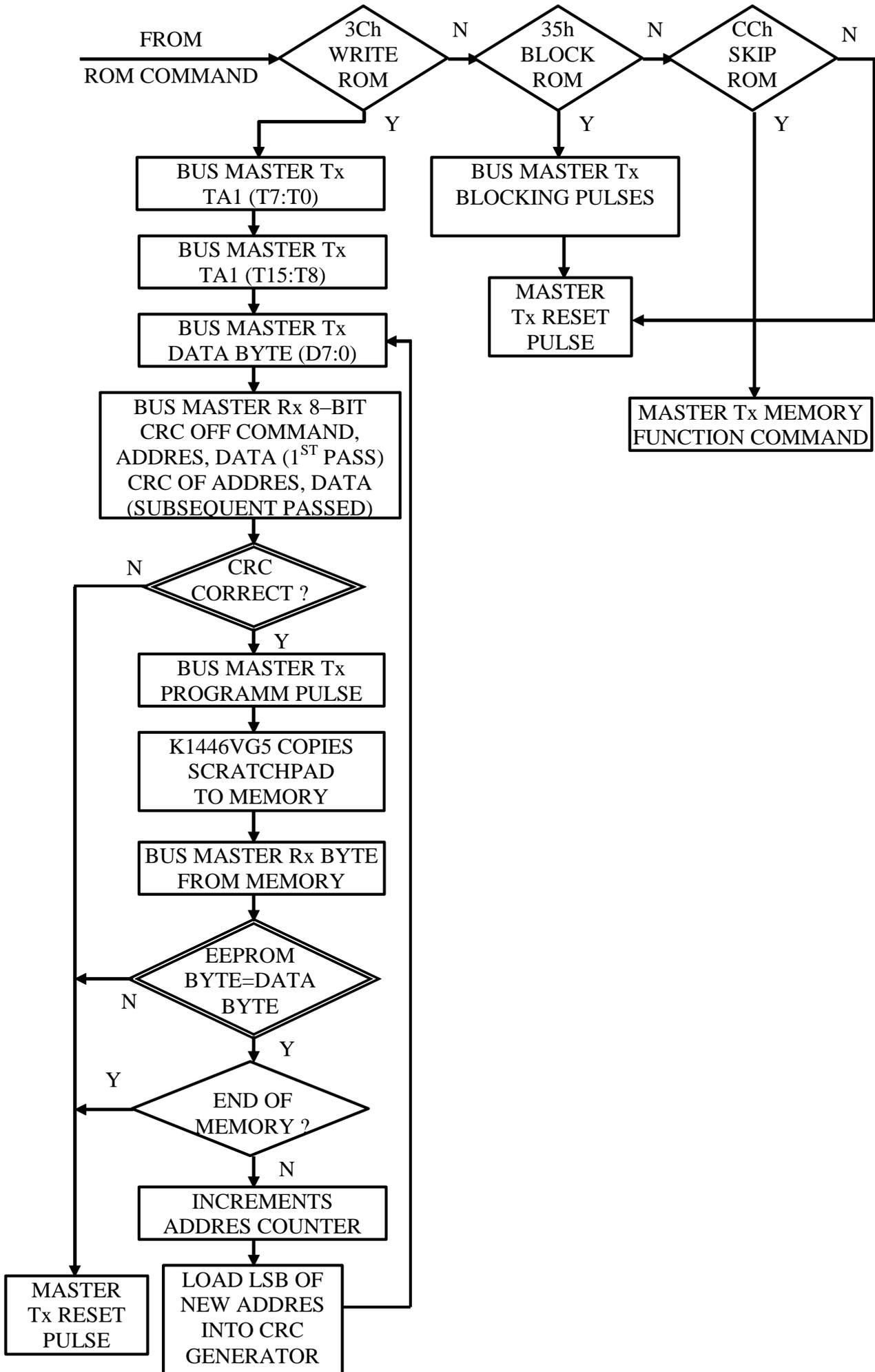
Алгоритмы выполнения команд:

Любые взаимодействия по однопроводной шине данных начинаются с отправки инициализационной последовательности, которая состоит из импульса сброса, передаваемого ведущим устройством, за которым следует импульс присутствия, передаваемый K1446BG5. Импульс присутствия дает ведущему устройству понять, что схема K1446BG5 присутствует на шине и готова к взаимодействию. Как только ведущее устройство обнаружило импульс присутствия, оно может передать одну из команд обращения к ROM, которые поддерживает аппаратная часть K1446BG5. Только после команды обращения к области ROM ведущее устройство может передавать одну из команд обращения к областям Status или Memory.

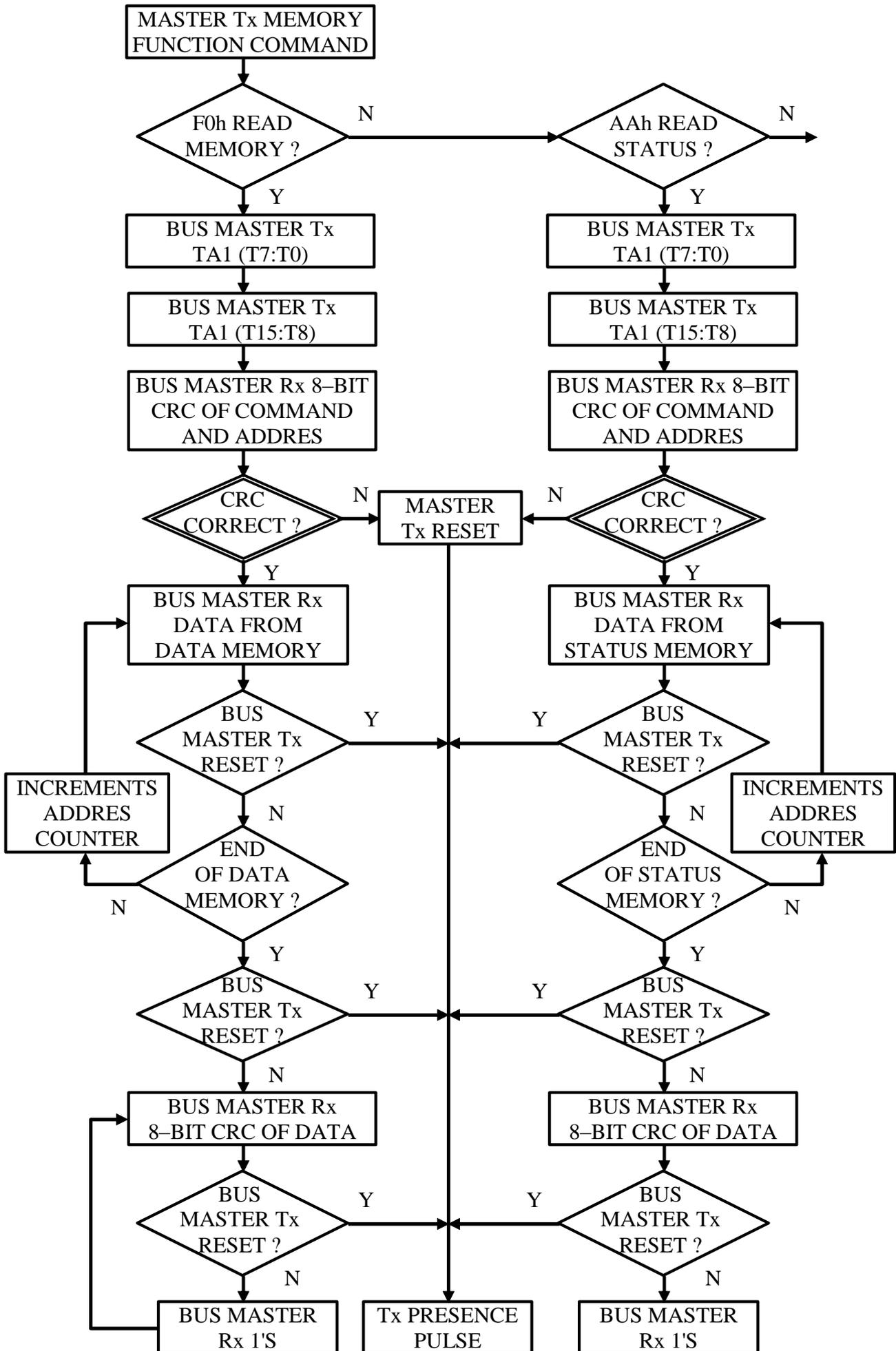
ROM FUNCTION FLOW CHART



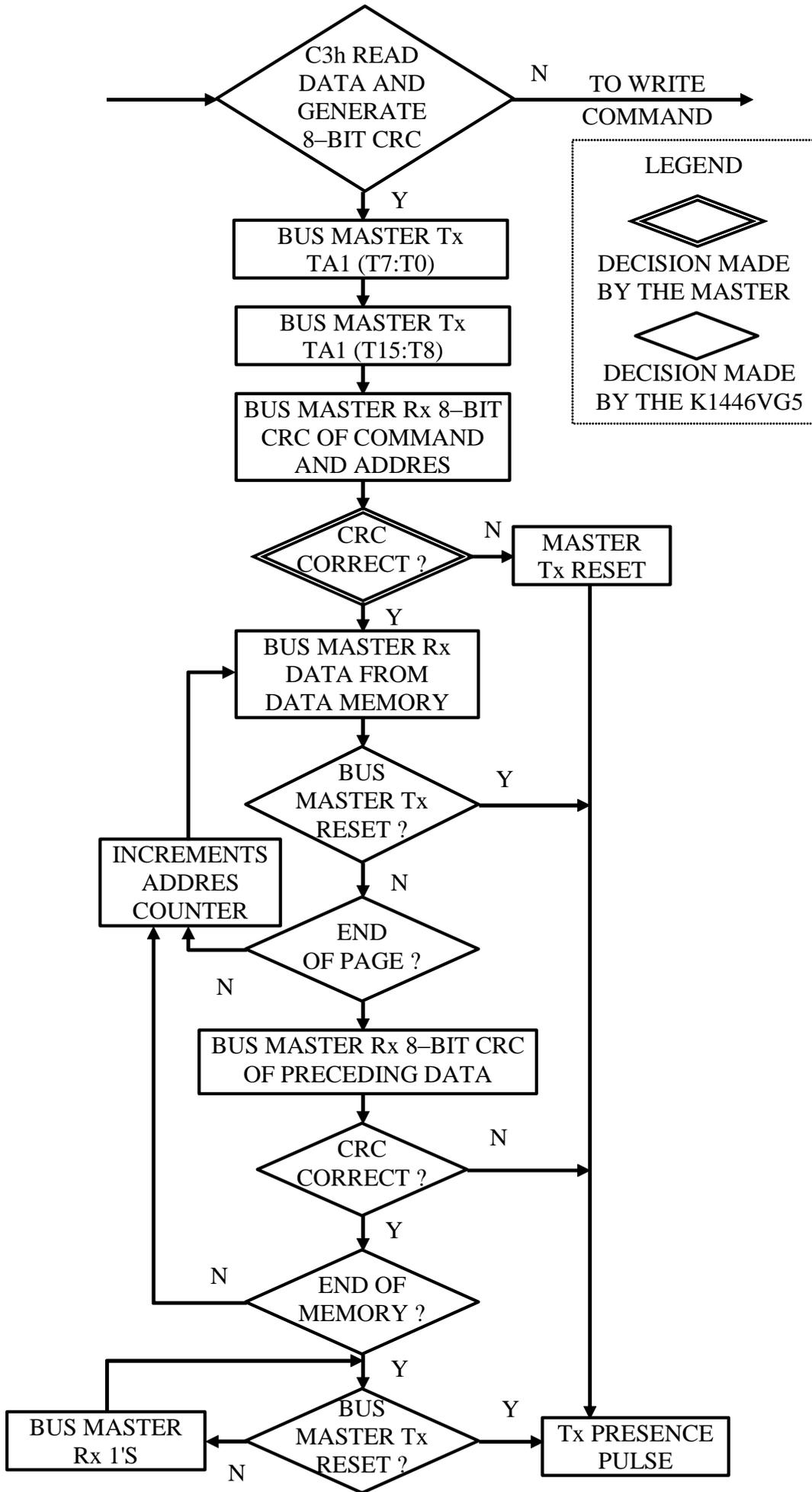
ROM FUNCTION FLOW CHART (continued)



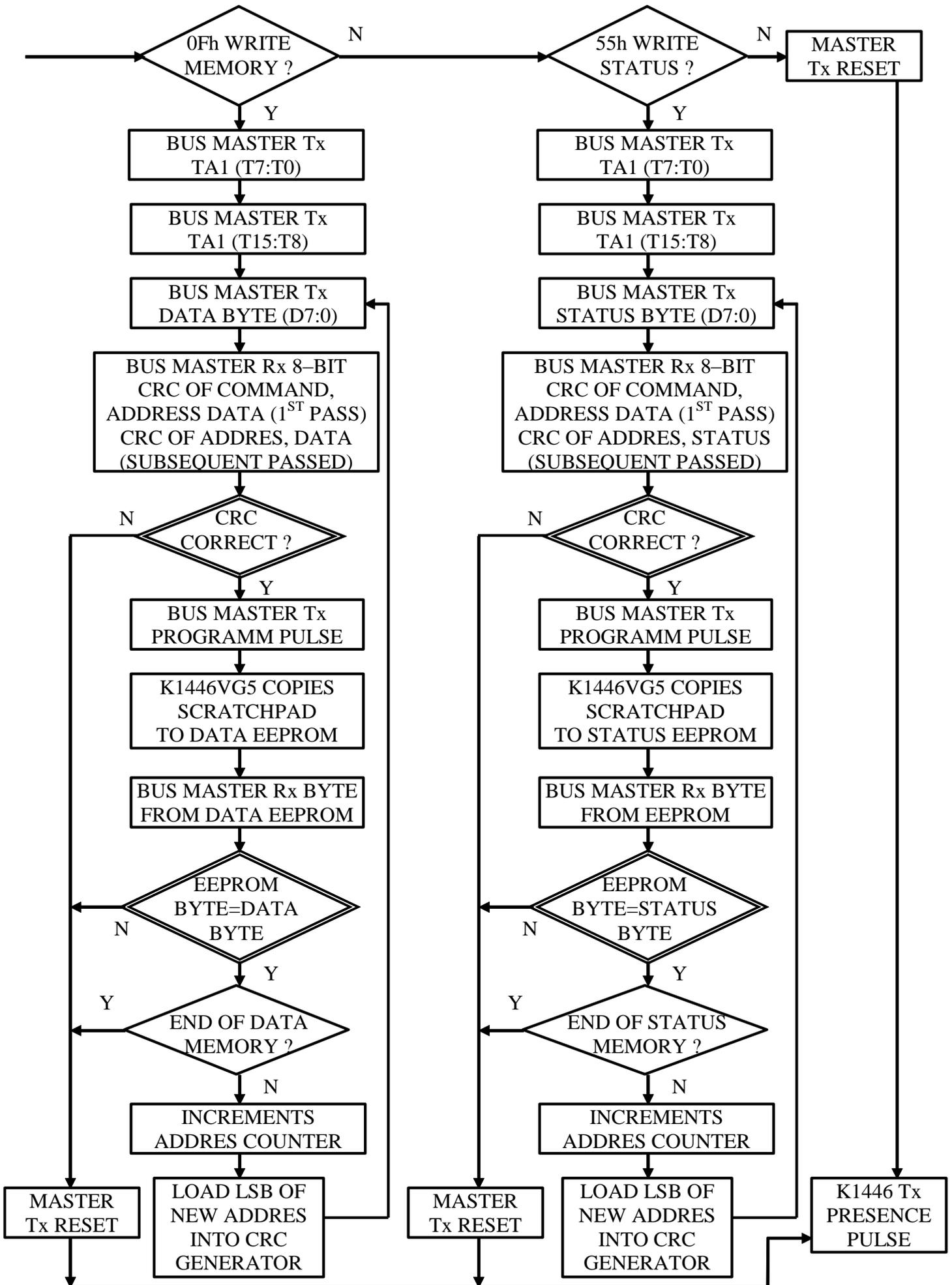
MEMORY FUNCTION FLOW CHART



MEMORY FUNCTION FLOW CHART (continued)



MEMORY FUNCTION FLOW CHART (continued)



Схемы включения:

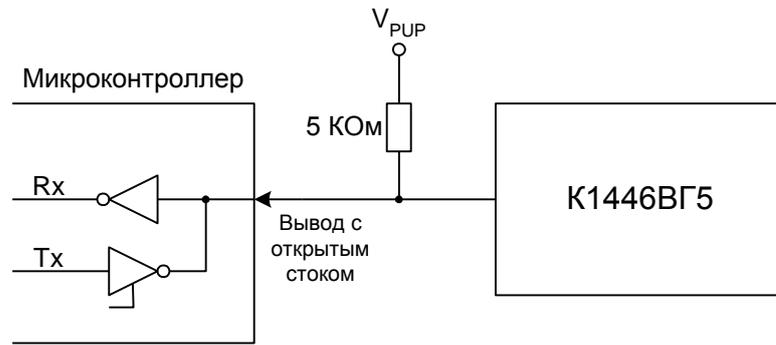


Рис.9. Схема включения K1446BG5 с открытым стоком.

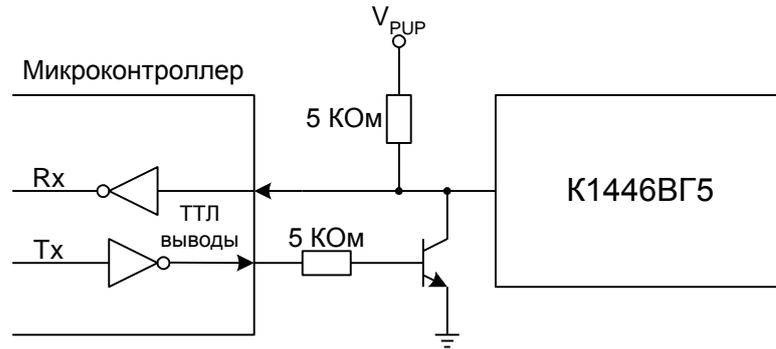
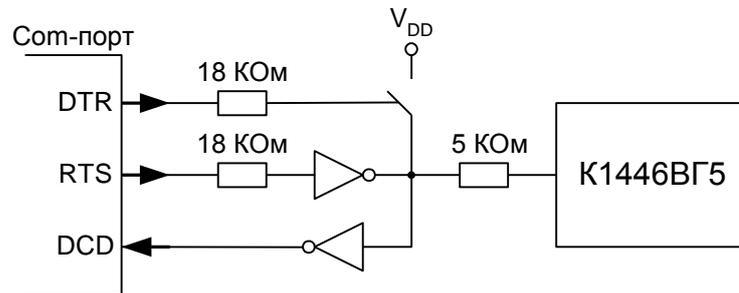


Рис.10. Схема включения K1446BG5 для ТТЛ.



$V_{DD} = +4.5V$ (напряжение программирования) или $+11.0V$ (напряжение блокировки).

Рис.11. Пример схемы программатора K1446BG5.