

УТВЕРЖДАЮ
Главный инженер
ФГУП ЦКБ «Дейтон»
Р.В. Данилов
« 27 » 05 2003 г.ТУ 11 - 2003
МИКРОСХЕМЫ ИНТЕГРАЛЬНЫЕ, БЕСКОРПУСНЫЕ

К145ВГ18Н4, К145ВГ18Н5

ТЕХНИЧЕСКИЕ УСЛОВИЯ

АДБК.431290.855 ТУ

(ТУ 6331-059-07598199-2003)

Срок действия с 1.05. 2003 г.

Инд. № подл.	Подп. и дата	Взам. инв №	Инв. № дубл	Подп. и дата
94315	94.02.06.03г			

Зам. генерального директора
ОАО «Ангстрем»
П.Р. Машевич
« 05 » 06 2003 г.

СОДЕРЖАНИЕ

1 Общие положения	3
2 Технические требования	5
3 Контроль качества и правила приемки	11
4 Маркировка, упаковка, транспортирование и хранение	20
5 Указания по применению и эксплуатации	21
6 Справочные данные	21
7 Гарантии предприятия-изготовителя	21
Приложение А Ссылочные нормативные документы	30
Приложение Б Перечень прилагаемых документов	31
Приложение В Контрольно-измерительные приборы и оборудование	32

					АДБК.431290.855 ТУ			
Изм	Лист	№ докум.	Подп.	Дата	Микросхемы интегральные бескорусные К145ВГ18Н4, К145ВГ18Н5 Технические условия	Лит.	Лист	Листов
Разраб.	Капитаншина	10/5	29.08.02			01		33
Пров.	Кудряшов	10/5	29.08.02				2	
Т.контр.	Прокопчина	10/5	2.10.02					
Н.контр.	Давидович	10/5	2.10.02					
Утв.								

Гл. метролог Костяницын Отд. 516
 Гл. конструктор Заболотнов
 Гл. конструктор Глумов
 Гл. конструктор Монтников
 Перв. Примен. ЩИЗ.480.619
 Справ. № 23.08.02
 Подп. и дата 02.10.02
 Инв. № дубл.
 Взам. инв №
 Подп. и дата 02.10.02
 Инв № подл 94315

1 ОБЩИЕ ПОЛОЖЕНИЯ

1.1 Область применения

Настоящие технические условия (ТУ) распространяются на микросхемы интегральные бескорпусные К145ВГ18Н4, К145ВГ18Н5 серии К145 (далее микросхемы), предназначенные для использования в аппаратуре широкого применения и для поставки на экспорт для устройств отображения информации, периферийных устройств и устройств ввода/вывода в качестве драйвера управления панелью ЖКИ.

Категория качества микросхем – «К» по ОСТ 11 073.915.

Микросхемы, поставляемые по настоящим ТУ, должны удовлетворять требованиям ОСТ 11 073.920 и требованиям, установленным в соответствующих разделах настоящих ТУ, а при поставке на экспорт и требованиям договора (контракта).

1.2 Нормативные ссылки

Перечень ссылочных нормативных документов приведен в приложении А.

1.3 Определения, обозначения и сокращения

Термины, определения, обозначения и сокращения – по ОСТ 11 073.920, ГОСТ 17021, ГОСТ 19480.

1.4 Классификация. Условные обозначения

1.4.1 Классификация и система условных обозначений микросхем – по ОСТ 11 073.915.

1.4.2 Типы (типономиналы) поставляемых микросхем указаны в таблице 1.

1.4.3 Пример обозначения микросхем при заказе (в договоре на поставку):

Микросхема К145ВГ18Н4 – АДБК.431290.855 ТУ (с указанием чертежа кристалла согласно сноске «**» к таблице 1).

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата
94315	14.02.06.03			
Изм	Лист	№ докум	Подп.	Дата
АДБК.431290.855 ТУ				Лист
				3

ГОСТ 2.106-96 Форма 9а Копировал Формат А4

Инв № подл.	Подп. и дата	Взам инв №	Инв № дубл	Подп. и дата
93315	22.02.06.03r			

Таблица 1 – Тип (типономиналы) поставляемых микросхем

Условное обозначение микросхем	Основное функциональное назначение	Классификационные параметры в нормальных климатических условиях (бу-квенное обозначение, единица измерения)		Обозначение комплекта конструктор-ской документации
		Динамический ток потребления в режи-ме сегментных выходов I _{СС01С} , мА при U _{СС} = 5 В и U _{ЕЕ} , U5 – (U _{СС} -28) В, f _{CL2} = 5,12 мГц, f _{CL1} = 32 кГц и f _М = 80 Гц не более	Динамический ток потребления в режиме анодных выходов I _{СС01С} , мА при U _{СС} = 5 В и U _{ЕЕ} , U5 – (U _{СС} -28) В, f _{CL1} = 32 кГц и f _М = 80 Гц не более	
1	2	3	4	5
K145BG18H4	Драйвер анодных или сегментных сигналов для мат-ричных ЖКИ*	0,5	0,2	ЩИЗ.480.619
K145BG18H5				

* Встроенный драйвер 80 анодных или сегментных выходных сигналов.

** Допускается поставка микросхем по чертежам кристалла, например, ЩИ7.344.695-01, ЩИ7.344.695-02 и так далее

Продолжение таблицы 1

Условное обозначение микросхем	Обозначение электрической схемы	Обозначение габаритного чертежа (чертежа кристалла)	Обозначение описания внешнего вида	Количество элементов в электрической схеме	Группа типов	Код ОКП
6	7	8	9	10	11	12
K145BG18H4	ЩИЗ.480.619 Э1	(ЩИ7.344.695)**	ЩИ0.734.029 Д2	6500	1	63 3132 1571
K145BG18H5						63 3132 1581

АДБК.431290.855 ТУ

2 ТЕХНИЧЕСКИЕ ТРЕБОВАНИЯ

Технические требования – по ОСТ 11 073.920 с дополнениями и уточнениями, приведенными в настоящем разделе.

Перечень прилагаемых документов приведен в приложении Б.

2.1 Требования к конструкции

2.1.1 Микросхемы изготавливаются по комплекту конструкторской документации, обозначение которого приведено в таблице 1.

Общий вид, габаритные, установочные и присоединительные размеры микросхем приведены на чертежах, указанных в таблице 1 и прилагаемых к ТУ.

2.1.2 Описание внешнего вида приведено в ЩИ0.734.029 Д2, указанном в таблице 1.

2.1.3 Масса микросхем не более 0,02 г.

2.1.4 При соединении микросхем с другими элементами ГС площадь сварного соединения в пределах контактной площадки должна быть не менее $0,75 \times S$, где S – площадь "отпечатка" сварного соединения.

2.1.5 Электрическая схема с назначением и нумерацией выводов приведена на чертеже, обозначение которого приведено в таблице 1.

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата
94315	7/1 02.06.03			
ГОСТ 2.106-96				
Изм	Лист	№ докум	Подп.	Дата
АДБК.431290.855 ТУ				Лист
				5

2.2 Требования к электрическим параметрам и режимам

2.2.1 Основные электрические параметры микросхем при приемке и поставке должны соответствовать нормам, приведенным в таблицах 2, 2а, 2б.

2.2.2 Электрические параметры микросхем в составе ГС при всех видах воздействий, в том числе при крайних значениях рабочей температуры среды, в течение наработки в пределах времени, равного сроку сохраняемости, должны соответствовать нормам, приведенным в таблицах 4, 4а, 4б.

2.2.3 Электрические параметры микросхем в течение срока сохраняемости до момента их герметизации в составе ГС должны соответствовать нормам, приведенным в таблицах 2, 2а, 2б, а в составе ГС – в таблицах 4, 4а, 4б.

2.2.4 Значения предельно-допустимых электрических режимов эксплуатации приведены в таблице 3.

2.2.5 Диапазон напряжения питания микросхем U_{cc} от плюс 2,7 до плюс 5,5 В.

2.2.6 Диапазон напряжений питания драйверов ЖКИ ($U_0, U_1, U_2, U_3, U_4, U_5, U_{EE}$) приводится в таблице 3.

2.2.7 Микросхемы должны быть устойчивы к воздействию статического электричества (СЭ) с потенциалом не менее 2000 В.

2.3 Требования к устойчивости при механических воздействиях

Механические воздействия в составе ГС по ОСТ 11 073.920 в том числе:
– линейное ускорение 5000 м/с^2 (500 g).

2.4 Требования к устойчивости при климатических воздействиях

2.4.1 Климатические воздействия по ОСТ 11 073.920 в том числе:

– повышенная температура среды:

- а) рабочая плюс 85°C ;
- б) предельная плюс 100°C ;

– пониженная температура среды:

- а) рабочая минус 30°C ;
- б) предельная минус 60°C ;

– изменения температуры среды от минус 60 до плюс 100°C .

2.5 Требования к надежности

2.5.1 Нарботка микросхем в составе ГС в режимах и условиях, допускаемых настоящими ТУ - 50000 ч.

2.5.2 Интенсивность отказов микросхем в составе ГС в течение наработки не более $1 \times 10^{-6} \text{ 1/ч}$.

2.5.3 Срок хранения микросхем до момента их герметизации в составе ГС по ОСТ 11 073.920.

2.5.4 95-процентный срок сохраняемости микросхем в составе ГС – 10 лет.

Инв. № подл.	943/5	Подп. и дата	12.02.06.03	Взам. Инв. №		Инв. № дубл.		Подп. и дата	
Изм. Лист № докум. Подп. Дата АДБК.431290.855 ТУ Лист 6									
ГОСТ 2.106-96 Форма 9а Копировал Формат А4									

Таблица 2 – Электрические параметры микросхем при приемке и поставке

Наименование параметра, единица измерения	Буквенное обозначение	Норма		Темпе- ратура, °C
		не менее	не более	
1	2	3	4	5
1 Выходное напряжение высокого уровня по выводам ELB, ERB, D2/DL, D4/DR, В	U_{OH}	$(U_{CC}-0,4)^{1)}$	–	25 ± 10
2 Выходное напряжение низкого уровня по выводам ELB, ERB, D2/DL, D4/DR, В	U_{OL}	–	$0,4^{2)}$	25 ± 10
3 Напряжение высокого активного уровня на выходах драйверов ЖКИ SC1–SC80 в режиме анодных / сегментных выходов, В	U_{HC} / U_{HS}	$(U_{CC}-0,4)^{3)}$	–	25 ± 10
4 Напряжение низкого активного уровня на выходах драйверов ЖКИ SC1–SC80 в режиме анодных / сегментных выходов, В	U_{LC} / U_{LS}	–	$(U_5^{4)})+0,4)^{5)}$	25 ± 10
5 Динамический ток потребления в режиме сегментных / анодных выходов, мА	I_{STBYOS} / I_{STBYOC}	–	$0,2^{6)}) / 0,1^{7)})$	25 ± 10
	I_{CCO1S} / I_{CCO1C}	–	$0,5^{8)}) / 0,2^{9)})$	
	I_{CCO2S} / I_{CCO2C}	–	$0,25^{10)}) / 0,12^{11)})$	
	I_{EEOS} / I_{EEOC}	–	$0,3^{12)}) / 0,15^{13)})$	
6 Ток утечки низкого и высокого уровня на входе по выводам CL1, CL2, D1/SID, D3/DM, SHL, DISPOFFB, M, CS, AMS и на входе/выходе по выводам ELB, ERB, D2/DL, D4/DR, мкА	I_{LIL}, I_{LIH}	–	10	25 ± 10
7 Входной ток через внутренний резистор по выводам CL2, D1/SID, D3/DM, ELB, ERB, мкА	I_{IN}	50	250	25 ± 10
8 Функциональный контроль	ФК	ЩИЗ.480.619 ТБ		25 ± 10
¹⁾ При напряжении питания $U_{CC} = 2,7$ В и токе нагрузки $I_{OH} \leq 400$ мкА. ²⁾ При напряжении питания $U_{CC} = 2,7$ В и токе нагрузки $I_{OL} \leq 400$ мкА. ³⁾ При напряжении питания $U_{CC} = 5$ В и $U_{EE}, U_5 - (U_{CC} - 28)$ В и токе нагрузки $(I_{OHC}, I_{OHS}) \leq 100$ мкА. ⁴⁾ $U_5 = (U_{CC}-28)$ В. ⁵⁾ При напряжении питания $U_{CC} = 5$ В и $U_{EE}, U_5 - (U_{CC} - 28)$ В и токе нагрузки $(I_{OLC}, I_{OLS}) \leq 100$ мкА. ⁶⁾ При напряжении питания $U_{CC} = 5$ В, на частоте $f_{CL2} = 5,12$ МГц, $f_{CL1} = 32$ кГц. ⁷⁾ При напряжении питания $U_{CC} = 5$ В, на частоте $f_{CL1} = 32$ кГц. ⁸⁾ При напряжении питания $U_{CC} = 5$ В, на частоте $f_{CL2} = 5,12$ МГц, $f_{CL1} = 32$ кГц, $f_M = 80$ Гц. ⁹⁾ При напряжении питания $U_{CC} = 5$ В, на частоте $f_{CL1} = 32$ кГц, $f_M = 80$ Гц. ¹⁰⁾ При напряжении питания $U_{CC} = 3$ В, на частоте $f_{CL2} = 4$ МГц, $f_{CL1} = 32$ кГц, $f_M = 80$ Гц. ¹¹⁾ При напряжении питания $U_{CC} = 3$ В, на частоте $f_{CL1} = 32$ кГц, $f_M = 80$ Гц. ¹²⁾ При напряжении питания $U_{CC} = 5$ В и $U_{EE}, U_5 - (U_{CC} - 28)$ В, на частоте $f_{CL2} = 5,12$ МГц, $f_{CL1} = 32$ кГц, $f_M = 80$ Гц. ¹³⁾ При напряжении питания $U_{CC} = 5$ В и $U_{EE}, U_5 - (U_{CC} - 28)$ В, на частоте $f_{CL1} = 32$ кГц, $f_M = 80$ Гц				
Примечания				
1 Режимы измерения электрических параметров приведены в таблице 4.				
2 Параметры по подпункту 6 ($I_{STBYOC}, I_{CCO1C}, I_{CCO2C}, I_{EEOC}$) гарантируются				

Инв. № подл.	94315
Подп. и дата	И 02.06.03
Взам. Инв. №	
Инв. № дубл.	
Подп. и дата	

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АДБК.431290.855 ТУ

Лист

7

Таблица 2а – Временные параметры микросхем при приемке и поставке (режим сегментных выходов)

Наименование параметра, единица измерения	Буквенное обозначение	Норма при напряжении питания $U_{CC}=5\text{ В}$		Норма при напряжении питания $U_{CC}=3\text{ В}$		Температура, °C
		не менее	не более	не менее	не более	
1	2	3	4	5	6	7
1 Время цикла по сигналу CL2 при 50% заполнении, нс	t_{CY1}	125 ¹⁾	–	250	–	25±10
2 Длительность импульса высокого уровня сигнала CL1 и низкого и высокого уровня сигнала CL2, нс	t_{WCL1H1} , t_{WCL2L2} , t_{WCL2H2}	45	–	95	–	25±10
3 Время нарастания / спада входных сигналов, нс	t_r/t_f	–	20	–	20	25±10
4 Время установления низкого уровня сигнала CL2 перед спадом сигнала CL1, нс	t_{CS}	80	–	120	–	25±10
5 Время удержания высокого уровня сигнала CL2 после спада сигнала CL1, нс	t_{CH}	80	–	120	–	25±10
6 Время удержания сигналов ELB, ERB после спада сигнала CL2, нс	t_{PHL}	–	60	–	125	25±10
7 Время установления сигналов ELB, ERB перед спадом сигнала CL2, нс	t_{PSU}	30	–	65	–	25±10
8 Длительность импульса низкого уровня сигнала DISPOFFB, мкс	t_{WDL1}	1,2	–	1,2	–	25±10
9 Время установления сигнала DISPOFFB перед спадом сигнала CL1, нс	t_{CD1}	100	–	100	–	25±10
10 Время установления данных по выводам D1/SID, D2/DL, D3/DM, D4/DR перед спадом сигнала CL2, нс	t_{DS1}	30	–	65	–	25±10
11 Время удержания данных D1/SID, D2/DL, D3/DM, D4/DR после спада сигнала CL2, нс	t_{DH1}	30	–	65	–	25±10
12 Время задержки выходных сигналов по выводам SC1–SC80 после изменения сигнала M, мкс	t_{PD1}	–	1,0 ²⁾	–	1,2 ²⁾	25±10
13 Время задержки выходных сигналов по выводам SC1–SC80 после спада сигнала CL1, мкс	t_{PD2}	–	1,0 ²⁾	–	1,2 ²⁾	25±10
14 Время задержки выходных сигналов по выводам SC1–SC80 после изменения сигнала DISPOFFB, мкс	t_{PD3}	–	1,0 ²⁾	–	1,2 ²⁾	25±10
¹⁾ $t_{CYmin} = t_{WCK2Hmin} + t_{WCK2Lmin} + t_r + t_f$ ²⁾ При емкости нагрузки $C_L \leq 15\text{ пФ}$ – с учетом паразитных емкостей						

Ина № подл.	94315	Подп. и дата	РР02.06.03г	зам. Ина. №		Ина. № дубл		Подп. и дата	
-------------	-------	--------------	-------------	-------------	--	-------------	--	--------------	--

Таблица 26 – Временные параметры микросхем при приемке и поставке (режим анодных выходов)

Наименование параметра, единица измерения	Буквенное обозначение	Норма при напряжении питания $U_{CC}=5\text{ В}$		Норма при напряжении питания $U_{CC}=3\text{ В}$		Температура, $^{\circ}\text{C}$
		не менее	не более	не менее	не более	
1	2	3	4	5	6	7
1 Время цикла по сигналу CL1 при 50% заполнении, нс	t_{CY2}	250	–	500	–	25 ± 10
2 Длительность импульса высокого уровня сигнала CL1, нс	t_{WCL1H3}	45	–	95	–	25 ± 10
3 Время нарастания / спада входных сигналов, нс	t_r/t_f	–	20	–	20	25 ± 10
4 Длительность импульса низкого уровня сигнала DISPOFFB, мкс	t_{WDL2}	1,2	–	1,2	–	25 ± 10
5 Время установления сигнала DISPOFFB перед спадом сигнала CL1, нс	t_{CD2}	100	–	100	–	25 ± 10
6 Время установления данных в режиме одиночного сканирования по выводам D2/DL или D4/DR и в режиме двойного сканирования по выводам D2/DL и D3/DM или D4/DR и D3/DM перед спадом сигнала CL1, нс	t_{DS2}	30	–	65	–	25 ± 10
7 Время удержания данных в режиме одиночного сканирования по выводам D2/DL или D4/DR и в режиме двойного сканирования по выводам D2/DL и D3/DM или D4/DR и D3/DM после спада сигнала CL1, нс	t_{DH2}	30	–	65	–	25 ± 10
8 Время задержки выходных данных в режиме одиночного и двойного сканирования по выводам D4/DR или D2/DL после спада сигнала CL1, нс	t_{DL}	–	200	–	250	25 ± 10
9 Время задержки выходных сигналов по выводам SC1–SC80 после изменения сигнала M, мкс	t_{PD4}	–	$1,0^{1)}$	–	$1,2^{1)}$	25 ± 10
10 Время задержки выходных сигналов по выводам SC1–SC80 после спада сигнала CL1, мкс	t_{PD5}	–	$1,0^{1)}$	–	$1,2^{1)}$	25 ± 10
11 Время задержки выходных сигналов по выводам SC1–SC80 после изменения сигнала DISPOFFB, мкс	t_{PD6}	–	$1,0^{1)}$	–	$1,2^{1)}$	25 ± 10

¹⁾ При емкости нагрузки $C_L \leq 15\text{ пФ}$ – с учетом паразитных емкостей

Инв. № подл.	97315	Подп. и дата	18.02.06.03
зам. Инв. №		Инв. № дубл.	
Подп. и дата		Подп. и дата	

					АДБК.431290.855 ТУ	Лист
Изм	Лист	№ докум	Подп.	Дата		9
ГОСТ 2.106-96		Форма 9а		Копировал		Формат А4

ГОСТ 2.106-96

Форма 9а

Копировал

Формат А4

Таблица 3 – Предельно допустимые и предельные режимы эксплуатации микросхемы

Наименование параметра режима, единица измерения	Буквенное обозначение	Предельно допустимый режим		Предельный режим ****	
		не менее	не более	не менее	не более
1	2	3	4	5	6
1 Напряжение питания, В	U_{CC}	2,7	5,5	—	7,0
2 Напряжение питания драйверов ЖКИ, В	U_0^* , U_1^* , U_2^* , U_3^* , U_4^* , U_5^* , U_{EE}^*	$(U_{CC}-28,0)$	$(U_{CC}-6,0)$	$(U_{CC}-30,0)$	0,3
3 Входное напряжение высокого уровня низковольтной части, В	U_{IH}	$(0,7 \cdot U_{CC})^{**}$	U_{CC}	—	$(U_{CC}+0,3)$
4 Входное напряжение низкого уровня низковольтной части, В	U_{IL}	0,0	$(0,3 \cdot U_{CC})^{**}$	-0,3	—
5 Напряжение на любом выводе низковольтной части, В	U'	0,0	U_{CC}	-0,3	$(U_{CC}+0,3)$
6 Напряжение на любом выводе высоковольтной части, В	U''	-28,0	0,0	-30,0	0,3
7 Выходной ток высокого и низкого уровня по выводам ELB, ERB, D2/DL, D4/DR, мА	I_{OH} , I_{OL}	—	0,4	—	4,0
8 Выходной ток высокого и низкого уровня по анодным и сегментным выводам, мА	I_{OHc} , I_{OHs} , I_{OLc} , I_{OLs}	—	0,1	—	—
9 Время нарастания и спада сигнала на любом входе, нс	t_r , t_f	—	20	—	—
10 Емкость нагрузки, пФ	C_L	—	15***	—	—
* $U_0 \geq U_1 \geq U_2 \geq U_3 \geq U_4 \geq U_5 \geq U_{EE}$. ** С учетом всех видов помех. *** С учетом паразитных емкостей. **** Без гарантии электрических параметров					

Инв. № подл.	99315	Подп. и дата	99.02.06.03	Взам. Инв. №		Инв. № дубл.		Подп. и дата	
--------------	-------	--------------	-------------	--------------	--	--------------	--	--------------	--

Изм	Лист	№ докум	Подп.	Дата	АДБК.431290.855 ТУ	Лист
						10

3 КОНТРОЛЬ КАЧЕСТВА И ПРАВИЛА ПРИЕМКИ

3.1 Требования по обеспечению и контролю качества в процессе производства – по ОСТ 11 073.920 и требованиям, изложенным в настоящем подразделе.

3.1.1 Отбраковочные испытания – по ОСТ 11 073.920 со следующими дополнениями и уточнениями:

– визуальный контроль кристаллов в соответствии с технологической документацией (ТД);

– контроль электрических параметров и функциональный контроль при нормальных климатических условиях проводят в соответствии с таблицей норм ЩИЗ.480.619 ТБ.

3.2 Правила приемки

– по ОСТ 11 073.920 и требованиям, изложенным в настоящем подразделе

3.2.1 Квалификационные (группа К), приемо-сдаточные (группа С) и периодические (группа П) испытания – по ОСТ 11 073.920 с дополнениями и уточнениями, приведенными в настоящем пункте

3.2.1.1 Проверку габаритных, установочных и присоединительных размеров по группам К-2 и С-2 не проводят.

3.2.1.2 Испытания по группам К-7, К-9 и П-4 не проводят.

3.2.1.3 Испытание на долговечность группы К-11 длительностью 50000 ч в нормальных климатических условиях не проводят.

3.2.1.4 Испытания по группам К-6, К-11 и П-1 допускается проводить в форсированном режиме по методике, согласованной в установленном порядке.

3.2.1.5 Планы контроля – по ОСТ 11 073.920 со следующими дополнениями и уточнениями:

– для испытаний по группам К-1 и С-1 приемочный уровень дефектности должен быть не более 0,4 %, если он не указан в контракте (договоре) на поставку;

– для испытаний по группе К-3 приемочный уровень дефектности – 0,4 %;

– объем выборки, приёмочное (браковочное) число соответственно для групп испытаний: К-4, К-5, К-10, К-12, К-13, П-2, П-3, П-5 и П-6 – $n_1 = 8$ шт. при $C_1 = 0$ шт. ($C_2 = 2$ шт.) и $n_2 = 8$ шт. при $C_1 = 1$ шт. ($C_2 = 2$ шт.); К-6, К-11 и П-1 – $n = 20$ шт. при $A = 0$ шт.

3.3 Методы контроля

– методы контроля – по ОСТ 11 073.920, ОСТ 11 073.013 с уточнениями и дополнениями, изложенными в настоящем подразделе

3.3.1 Общие положения

3.3.1.1 Схемы включения микросхем при испытаниях, проводимых под электрической нагрузкой, электрические режимы выдержки в процессе испытаний, параметры – критерии контроля и способы контроля нахождения микросхем под этими режимами в процессе испытаний приведены на рисунках 1, 2.

Допускается проведение испытаний по другим схемам включения с приведением их в технологии испытаний (ТИ), если иное не оговорено в контракте (договоре) на поставку.

3.3.1.2 Параметры для всех видов испытаний, их нормы, условия, режимы измерения этих параметров приведены в таблицах 4, 4а, 4б.

Состав параметров по каждому виду испытаний приведен в таблице 5.

Погрешности измерения электрических параметров указаны при установленной вероятности 0,997.

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата
94315	18.02.06.03			

Изм	Лист	№ докум	Подп.	Дата

АДБК.431290.855 ТУ

Лист
11

3.3.1.3 При подготовке к испытаниям по группам К-3, К-4, К-5, К-6, К-11, К-13, П-1, П-2, П-3, П-6 микросхемы монтируют в условные корпуса.

Допускается проведение испытаний микросхем без монтажа в условные корпуса.

3.3.1.4 На схемах включения при испытаниях, функционального контроля и измерения электрических параметров обозначения выводов соответствуют обозначениям выводов схемы электрической структурной, приведенной в таблице 1.

3.3.1.5 Проверку нумерации внешних выводов совмещают с проверкой электрических параметров.

3.3.1.6 Допускается квалификационные и периодические испытания микросхем не проводить, если иное не оговорено в контракте (договоре) на поставку на экспорт.

3.3.1.7 Перечень контрольно-измерительных приборов и оборудования, обеспечивающих испытания микросхем и измерение их электрических параметров и ФК приведен в приложении В.

3.3.2 Проверка электрических параметров

3.3.2.1 Измерение выходного напряжения высокого U_{OH} и низкого U_{OL} уровней по выводам ELB, ERB, D2/DL, D4/DR микросхемы проводят по ГОСТ 18683.1 в режимах и условиях, указанных в таблице 4, по схеме измерения, приведенной на рисунке 3.

3.3.2.2 Измерение высокого и низкого активного уровня на выходах драйверов ЖКИ SC1 – SC80 микросхемы U_{HS} , U_{HS} и U_{LS} , U_{LS} соответственно проводят по ГОСТ 18683.1 в режимах и условиях, указанных в таблице 4, по схеме измерения, приведенной на рисунке 3.

3.3.2.3 Измерение динамических токов потребления I_{STBYOS} , I_{CCOIS} , I_{CCO2S} , I_{EEOS} , I_{STBYOC} , I_{CCOIC} , I_{CCO2C} , I_{EEOC} проводят по ОСТ 11 073.944 в режимах и условиях, указанных в таблице 4, по схеме измерения, приведенной на рисунке 3.

3.3.2.4 Измерение тока утечки низкого и высокого уровня на входе I_{LIL} , I_{LIN} по выводам CL1, CL2, D1/SID, D3/DM, SHL, DISPOFFB, M, CS, AMS и на входе/выходе по выводам ELB, ERB, D2/DL, D4/DR микросхемы проводят по ГОСТ 18683.1 в режимах и условиях, указанных в таблице 4, по схеме измерения, приведенной на рисунке 3.

3.3.2.5 Измерение входных токов через внутренний резистор I_{IN} по выводам CL2, D1/SID, D3/DM, ELB, ERB микросхем проводят по ГОСТ 18683.1 в режимах и условиях, указанных в таблице 4, по схеме измерения, приведенной на рисунке 3.

3.3.2.6 Функциональный контроль микросхем проводят по ОСТ 11 073.944 в режимах и условиях, указанных в таблицах 4, 4а, 4б по схеме измерения, приведенной на рисунке 3 и временным диаграммам, приведенным на рисунках 4, 5, в соответствии с тест-программами, приведенными в таблице норм ЩИЗ.480.619 ТБ.

3.3.2.7 Функциональный контроль микросхем совмещается с проверкой динамических параметров.

Изм. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата
94315	14.08.06.04			

Изм.	Лист	№ докум	Подп.	Дата	АДБК.431290.855 ТУ	Лист
						12

Изм	Лист	№ докум	Подп	Дата
97315	9801.06.03r			
Изм № подл.	Подп. и дата	Взам инв №	Инд № дубл	Подп. и дата

Таблица 4 – Нормы и режимы измерения параметров микросхем при испытаниях

Наименование параметра, единица измерения	Буквенное обозначение	Норма		Погрешность измерения, %	Режим измерения					Температура, °C	Примечание
		не менее	не более		U _{cc} , В	U _{in} , В	U _{in} , В	I _{OL} (I _{OLC}) мкА	I _{OH} (I _{ONC}) мкА		
1	2	3	4	5	6	7	8	9	10	11	12
1 Выходное напряжение высокого уровня по выводам ELB, ERB, D2/DL, D4/DR, В	U _{OH}	(U _{cc} -0,4)	–	±1	2,7±0,027	0,76±0,05	1,99±0,1	–	400±20	25±10 –30 85	1, рисунок 3
2 Выходное напряжение низкого уровня по выводам ELB, ERB, D2/DL, D4/DR, В	U _{OL}	–	0,4	±5	2,7±0,027	0,76±0,05	1,99±0,1	400±20	–	25±10 –30 85	1, рисунок 3
3 Напряжение высокого активного уровня на выходах драйверов ЖКИ SC1–SC80, В в режиме анодных выходов	U _{HC}	(U _{cc} -0,4)	–	±3	5,0±0,05	GND	U _{cc}	–	(100±5)	25±10 –30 85	1, рисунок 3
в режиме сегментных выходов	U _{HS}										
4 Напряжение низкого активного уровня на выходах драйверов ЖКИ SC1–SC80, В в режиме анодных выходов	U _{LC}	–	(U ₅ +0,4)	±5	5,0±0,05	GND	U _{cc}	(100±5)	–	25±10 –30 85	1, рисунок 3
в режиме сегментных выходов	U _{LS}										
5 Динамический ток потребления в режиме сегментных выходов, мА	I _{stBYOS}	–	0,2	±5	5,0±0,05	(0,0 – 0,2)	(4,8 – 5,0)	–	–	25±10 –30 85	1, 2, рисунок 3
	I _{CCOIS}	–	0,5		5,0±0,05						
	I _{CCO2S}	–	0,25		3,0±0,03						
	I _{EEOS}	–	0,3		5,0±0,05						

АДБК.431290.855 TV

Лист
13

Инв № подл.	Подп. и дата	Взам инв №	Инв № дубл	Подп. и дата
973/5	24.02.06.07			

Продолжение таблицы 4

1	2	3	4	5	6	7	8	9	10	11	12
6 Динамический ток потребления в режиме анодных выходов, мА	I _{сп} U _{OC}	—	0,1	±5	5,0±0,05	(0,0 – 0,2)	(4,8 – 5,0)	—	—	25±10 –30 85	1, 2, рисунок 3
	I _{CCOIC}	—	0,2		5,0±0,05		(4,8 – 5,0)				
	I _{CCO2C}	—	0,12		3,0±0,03		(2,8 – 3,0)				
	I _{EEOC}	—	0,15		5,0±0,05		(4,8 – 5,0)				
7 Ток утечки низкого и высокого уровня на входе по выводам CL1, CL2, D1/SID, D3/DM, SHL, DISPOFFB, M, CS, AMS и на входе/выходе по выводам ELB, ERB, D2/DL, D4/DR, мкА	I _{ЛЛ} , I _{ЛН}	—	1	±5	5,5±0,055	GND	U _{CC}	—	—	25±10	1, рисунок 3
8 Входной ток через внутренний резистор по выводам CL2, D1/SID, D3/DM, ELB, ERB, мкА	I _{IN}	50	250	±5	5,5±0,055	GND	U _{CC}	—	—	25±10	1, рисунок 3
9 Функциональный контроль	ФК	ИЦИЗ.480.619 ТБ		—	2,7±0,027 5,0±0,05 5,5±0,055	(0,0 – 0,2)	(2,5 – U _{CC}) (4,8 – U _{CC}) (5,3 – U _{CC})	—	—	25±10 –30 85	2, рисунок 3

Примечания

- 1 Напряжение питания U_{EE}, U_S – (U_{CC} – 28) В.
- 2 Временные параметры приведены в таблицах 4а, 4б, а временные диаграммы – на рисунках 4, 5.
- 3 Проверку электрических параметров проводят в соответствии с пунктом 3.3.2

АДБК.431290.855 ТУ

Лист
14

Таблица 4а – Временные параметры микросхем при испытаниях (режим сегментных выходов)

Наименование параметра, единица измерения	Буквенное обозначение	Норма при напряжении питания $U_{CC}=5\text{ В}$		Норма при напряжении питания $U_{CC}=3\text{ В}$		Температура, °C
		не менее	не более	не менее	не более	
1	2	3	4	5	6	7
1 Время цикла по сигналу CL2 при 50% заполнении, нс	t_{CY1}	125 ¹⁾	–	250	–	25±10
2 Длительность импульса высокого уровня сигнала CL1 и низкого и высокого уровня сигнала CL2, нс	t_{WCL1H1} , t_{WCL2L2} , t_{WCL2H2}	45	–	95	–	25±10
3 Время нарастания / спада входных сигналов, нс	t_r/t_f	–	20	–	20	25±10
4 Время установления низкого уровня сигнала CL2 перед спадом сигнала CL1, нс	t_{CS}	80	–	120	–	25±10
5 Время удержания высокого уровня сигнала CL2 после спада сигнала CL1, нс	t_{CH}	80	–	120	–	25±10
6 Время удержания сигналов ELB, ERB после спада сигнала CL2, нс	t_{PHL}	–	60	–	125	25±10
7 Время установления сигналов ELB, ERB перед спадом сигнала CL2, нс	t_{PSU}	30	–	65	–	25±10
8 Длительность импульса низкого уровня сигнала DISPOFFB, мкс	t_{WDL1}	1,2	–	1,2	–	25±10
9 Время установления сигнала DISPOFFB перед спадом сигнала CL1, нс	t_{CD1}	100	–	100	–	25±10
10 Время установления данных по выводам D1/SID, D2/DL, D3/DM, D4/DR перед спадом сигнала CL2, нс	t_{DS1}	30	–	65	–	25±10
11 Время удержания данных D1/SID, D2/DL, D3/DM, D4/DR после спада сигнала CL2, нс	t_{DH1}	30	–	65	–	25±10
12 Время задержки выходных сигналов по выводам SC1–SC80 после изменения сигнала M, мкс	t_{PD1}	–	1,0 ²⁾	–	1,2 ²⁾	25±10
13 Время задержки выходных сигналов по выводам SC1–SC80 после спада сигнала CL1, мкс	t_{PD2}	–	1,0 ²⁾	–	1,2 ²⁾	25±10
14 Время задержки выходных сигналов по выводам SC1–SC80 после изменения сигнала DISPOFFB, мкс	t_{PD3}	–	1,0 ²⁾	–	1,2 ²⁾	25±10
¹⁾ $t_{CYmin} = t_{WCK2Hmin} + t_{WCK2Lmin} + t_r + t_f$ ²⁾ При емкости нагрузки $C_L \leq 15\text{ пФ}$ – с учетом паразитных емкостей						

Инв. № подл.	94315	Подп. и дата	28.02.06.03г	зам. Инв. №	Инв. № дубл.	Подп. и дата
--------------	-------	--------------	--------------	-------------	--------------	--------------

АДБК.431290.855 ТУ					Лист
Изм.	Лист	№ докум.	Подп.	Дата	15

Таблица 46 – Временные параметры микросхем при испытаниях (режим анодных выходов)

Наименование параметра, единица измерения	Буквенное обозначение	Норма при напряжении питания $U_{CC}=5\text{ В}$		Норма при напряжении питания $U_{CC}=3\text{ В}$		Температура, °С
		не менее	не более	не менее	не более	
1	2	3	4	5	6	7
1 Время цикла по сигналу CL1 при 50% заполнении, нс	t_{CY2}	250	–	500	–	25 ± 10
2 Длительность импульса высокого уровня сигнала CL1, нс	t_{WCL1H3}	45	–	95	–	25 ± 10
3 Время нарастания / спада входных сигналов, нс	t_r/t_f	–	20	–	20	25 ± 10
4 Длительность импульса низкого уровня сигнала DISPOFFB, мкс	t_{WDL2}	1,2	–	1,2	–	25 ± 10
5 Время установления сигнала DISPOFFB перед спадом сигнала CL1, нс	t_{CD2}	100	–	100	–	25 ± 10
6 Время установления данных в режиме одиночного сканирования по выводам D2/DL или D4/DR и в режиме двойного сканирования по выводам D2/DL и D3/DM или D4/DR и D3/DM перед спадом сигнала CL1, нс	t_{DS2}	30	–	65	–	25 ± 10
7 Время удержания данных в режиме одиночного сканирования по выводам D2/DL или D4/DR и в режиме двойного сканирования по выводам D2/DL и D3/DM или D4/DR и D3/DM после спада сигнала CL1, нс	t_{DH2}	30	–	65	–	25 ± 10
8 Время задержки выходных данных в режиме одиночного и двойного сканирования по выводам D4/DR или D2/DL после спада сигнала CL1, нс	t_{DL}	–	200	–	250	25 ± 10
9 Время задержки выходных сигналов по выводам SC1–SC80 после изменения сигнала M, мкс	t_{PD4}	–	$1,0^{1)}$	–	$1,2^{1)}$	25 ± 10
10 Время задержки выходных сигналов по выводам SC1–SC80 после спада сигнала CL1, мкс	t_{PD4}	–	$1,0^{1)}$	–	$1,2^{1)}$	25 ± 10
11 Время задержки выходных сигналов по выводам SC1–SC80 после изменения сигнала DISPOFFB, мкс	t_{PD6}	–	$1,0^{1)}$	–	$1,2^{1)}$	25 ± 10
¹⁾ При емкости нагрузки $C_L \leq 15\text{ пФ}$ – с учетом паразитных емкостей						

Инв. № подл.	94315	Подп. и дата	16.02.06.031
зам. Инв. №		Инв. № дубл	
Подп. и дата		Подп. и дата	

Изм	Лист	№ докум	Подп.	Дата	АДБК.431290.855 ТУ	Лист
						16

Инв. № дубл.	Подп. и дата	Взам инв. №	Инв. № дубл.	Подп. и дата
94315	22.02.06.031			

Таблица 5 – Квалификационные, приемо-сдаточные и периодические испытания

Группа испытаний	Вид и последовательность испытаний	Порядковые номера параметров в соответствии с таблицей 4			Метод испытания по ГОСТ 11 073.013	Примечание
		Перед испытанием	В процессе испытания	После испытания		
1	2	3	4	5	6	7
К-1 С-1	Проверка внешнего вида	–	По описанию внешнего вида ЦИО.734.029 Д2	–	405-1.1	1
К-3	Проверка статических параметров при нормальных климатических условиях Проверка динамических параметров при нормальных климатических условиях Функциональный контроль при нормальных климатических условиях.	–	1; 2; 3; 4; 7; 8 5, 6 9	–	500-1 500-1 500-7	
К-4 П-2	Испытание на воздействие пониженной рабочей температуры среды Испытание на воздействие повышенной рабочей температуры среды	1; 2; (3; 4; 6, 7; 8)*; 5; 9 –	[1; 2; (3; 4; 5; 6; 9)]**	–	203-1	
	Функциональный контроль при нормальных климатических условиях	–	9	1; 2; (3; 4; 6; 7; 8)* 5; 9	201-2.1	2, рисунок 1
К-5 П-3	Испытание на воздействие изменения температуры среды	1; 2; 5; 9	–	1; 2; 5; 9	500-7 205-1	3

АДБК.431290.855 ТУ

Лист
17

Инв.№дубл	Подп. и дата	Взам инв.№	Инв.№ дубл	Подп. и дата
94315	14.02.06.03			

Продолжение таблицы 5

1	2	3	4	5	6	7
К-6 П-1	Испытание на безотказность	1; 2; 5; 9	(1; 2)**; контроль работоспособности по рисунку 1	1; 2; 5; 9	700-1	4, рисунок 1
К-8	Проверка маркировки потребитель- ской тары Проверка габаритных размеров по- требительской и транспортной тары	-	-	-	ГОСТ 30668 404-2 ГОСТ 23088	5
К-10	Проверка массы	-	-	-	406-1	
К-11	Испытание на долговечность	1; 2; 5; 9	(1; 2)**; контроль работоспо- собности по рисунку 1	1; 2; 5; 9	700-2.1	6, рисунок 1
К-12 П-5	Проверка сохраняемости микросхем без упаковки в производственных условиях	1; 2; 5; 9 по таблице 2	-	1; 2; 5; 9 по таблице 2	700-2.3	
К-13 (П-6)	1 Испытание на чувствительность к разряду статического электричества (2) Испытания по подтверждению допустимых уровней потенциала статического электричества 3 (3) Проверка статических парамет- ров при нормальных климатических условиях	-	-	-	502-1, 502-1a 502-1, 502-16 500-1	7

*Только по группе К-4.

АДБК.431290.855 ТУ

Лист
18

Инд. № дубл	Подп. и дата	Взам инв №	Инв № дубл	Подп. и дата
94315	94.02.06.03			

Продолжение таблицы 5

** Допускается по истечении времени выдержки проверку электрических параметров проводить не позднее 1 мин после извлечения микросхем из камеры тепла или холода.

*** Только по группе К-13

Примечания

1 Проверку общего вида проводят путем сличения с чертежом, указанным в таблице 1. Визуальный контроль внешнего вида проводят при увеличении не менее 50^x.

2 Допускается проводить испытания по методу 201-1.1 (без электрической нагрузки) при повышенной температуре среды на 10 °С выше повышенной рабочей температуры среды с временем выдержки микросхем в камере тепла не менее 10 мин.

3 Количество циклов — 3.

Испытания на повышенную и пониженную предельную температуру среды самостоятельно не проводят, а совмещают с испытанием на воздействие изменений температуры среды.

4 Испытание проводят при температуре плюс 85 °С. Продолжительность испытания 500 ч.

5 Испытанию подвергают одну единицу групповой или индивидуальной тары.

6 Испытание проводят при температуре плюс 85 °С. Продолжительность испытания 1000 ч (500 ч по группе К-6 плюс 500 ч по группе К-11). Планы контроля и приемочное число в соответствии с группой К-6 (пункт 3.2.1.5 настоящих ТУ).

7 Испытание проводят между выводами CS (вход выбора режима работы) и GND (общий вывод).

8 Квалификационные (пункт 3.2.6), приемо-сдаточные (пункт 3.2.7) и периодические (пункт 3.2.8) испытания по ОСТ 11 073.920, применимые к настоящему ТУ, дополняются и уточняются пунктом 3.2 настоящих ТУ, сносками (*, **, ***) и примечаниями (1 — 7) к группам испытаний таблицы 5 настоящих ТУ.

9 Проверку электрических параметров по каждой группе испытаний до, в процессе и после испытаний проводят по принципу «годен - брак»

4 МАРКИРОВКА, УПАКОВКА, ТРАНСПОРТИРОВАНИЕ И ХРАНЕНИЕ

4.1 Маркировка - по ОСТ 11 073.920.

4.1.1 На упаковочной бандероли должно быть указано условное обозначение микросхем K145BG18H4, K145BG18H5, номер технических условий, количество пластин и годных микросхем. Допускается вместо обозначений микросхем указывать обозначение Ap6886, SA3086 или NT7086.

4.1.2 При поставке микросхем по чертежам кристалла, например: ЩИ7.344.695-01, ЩИ7.344.695-02 и так далее необходимо на упаковочной бандероли указывать номер чертежа кристалла.

4.2 Упаковка

4.2.1 Упаковка по ОСТ 11 073.920.

4.2.2 Требования к упаковке по обеспечению защиты микросхем от воздействия СЭ не предъявляются.

4.2.3 Микросхемы упаковывают в тару в соответствии с комплектом конструкторской документации, приведенным в таблице 1, если иное не оговорено в контракте (договоре) на поставку.

4.3 Транспортирование и хранение

4.3.1 Транспортирование микросхем - по ОСТ 11 073.920.

4.3.2 Хранение по ОСТ 11 073.920.

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата
94315	20.06.03			
Изм	Лист	№ докум	Подп.	Дата
АДБК.431290.855 ТУ				Лист
				20

ГОСТ 2.106-96 Форма 9а Копировал Формат А4

5 УКАЗАНИЯ ПО ПРИМЕНЕНИЮ И ЭКСПЛУАТАЦИИ

5.1 Указания по применению и эксплуатации микросхем по ОСТ 11 073.920.

5.2 Допустимое значение потенциала СЭ не более 2000 В.

5.3 При производстве ГС, после скрайбирования, присоединения выводов, установки в корпус при соблюдении требований ОСТ 11 073.920 и настоящих ТУ микросхемы должны соответствовать ОСТ 11 073.920 и требованиям настоящих ТУ в течение наработки и сохраняемости.

5.4 Временные диаграммы приведены на рисунках 4, 5.

Значения режимных временных параметров – в таблицах 4а, 4б.

5.5 Типовые схемы включения приведены на рисунке 6.

6 СПРАВОЧНЫЕ ДАННЫЕ

6.1 Емкость входа C_i по выводам CL1, CL2, D1/SID, D3/DM, SHL, DISPOFFB, M, CS, AMS не более 1,5 пФ.

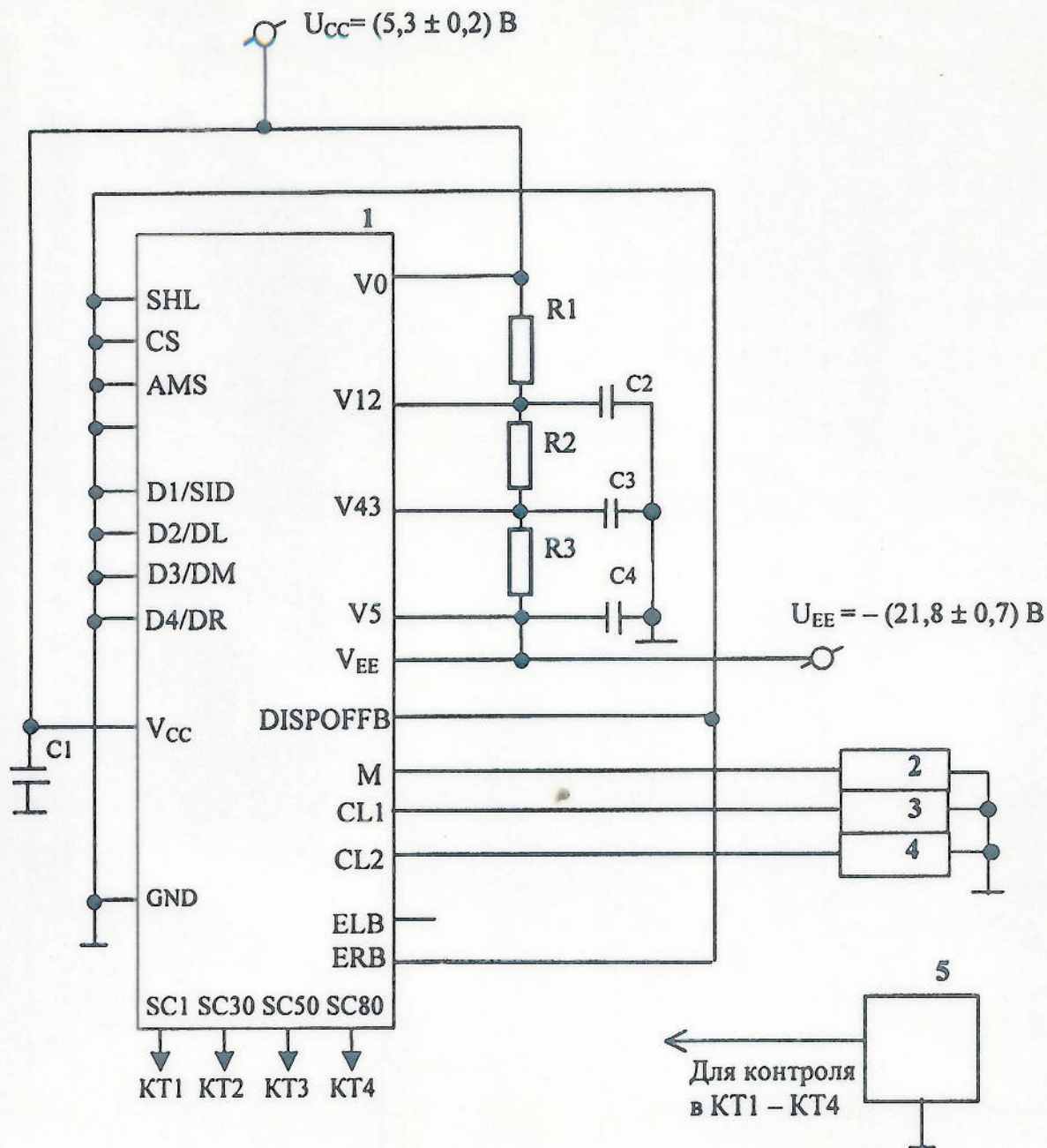
Емкость входа/выхода $C_{i/o}$ по выводам ELB, ERB, D2/DL, D4/DR не более 2,0 пФ.

7 ГАРАНТИИ ПРЕДПРИЯТИЯ – ИЗГОТОВИТЕЛЯ

7.1 Гарантии предприятия - изготовителя – по ОСТ 11 073.920.

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата
94315	14.01.06.03			
Изм	Лист	№ докум	Подп.	Дата
АДБК.431290.855 ТУ				Лист
				21

ГОСТ 2.106-96 Форма 9а Копировал Формат А4



1 – проверяемая микросхема

2 – генератор тактовых сигналов – $f_M = (80 \pm 8)$ Гц (f_M синхронизирован с f_{CL1} в соответствии с рисунком 2)

3 – генератор тактовых сигналов – $f_{CL1} = (32,0 \pm 3,2)$ кГц (f_{CL1} синхронизирован с f_{CL2} в соответствии с рисунком 2)

4 – генератор тактовых сигналов – $f_{CL2} = (5,12 \pm 0,512)$ МГц

5 – осциллограф

KT1 – KT4 – контрольные точки

$R1 = 2 \text{ кОм} \pm 10 \%$

$R2 = 13 \text{ кОм} \pm 10 \%$

$R3 = 2 \text{ кОм} \pm 10 \%$

$C1, C2, C3, C4 - (0,1 - 1,0) \text{ мкФ}$

Временные диаграммы работы микросхемы при испытаниях приведены на рисунке 2

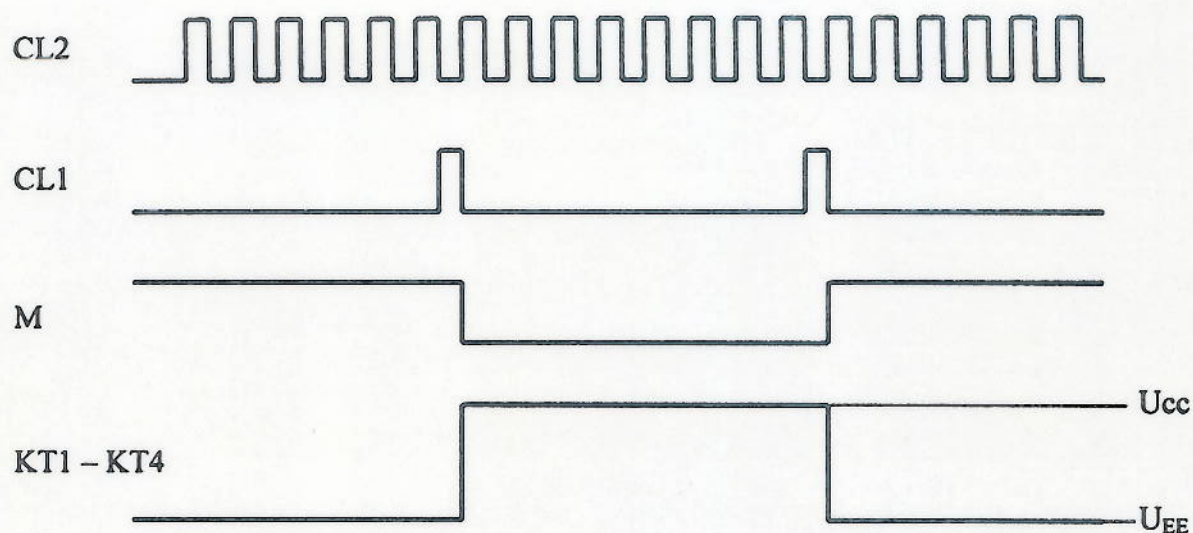
Рисунок 1 – Схема включения микросхем при испытаниях на воздействие повышенной температуры среды, безотказность, долговечность и контроль работоспособности

Инв. № подл.	94315	Подп. и дата	14.02.06.03	Взам. Инв. №	Инв. № дубл.	Подп. и дата
--------------	-------	--------------	-------------	--------------	--------------	--------------

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АДБК.431290.855 ТУ

Лист
22



Форма, амплитуда, длительность нарастания и спада, длительность сигналов в KT1 – KT4 не регламентируются

Рисунок 2 – Временные диаграммы выходных сигналов в контрольных точках KT1 – KT4 (контроль работоспособности)

Инв. № подл.	94315	Подп. и дата	14.02.06.034	Взам. Инв. №		Инв. № дубл.		Подп. и дата	
				АДБК.431290.855 ТУ					
Изм.	Лист	№ докум	Подп.	Дата					Лист
ГОСТ 2.106-96					Форма 9а		Копировал		Формат А4
									23

Инв.дубл	Подп. и дата	Взам инв №	Инв № дубл	Подп. и дата
97315	24.02.06.03			

Изм	Лист	№ докум	Подп	Дата

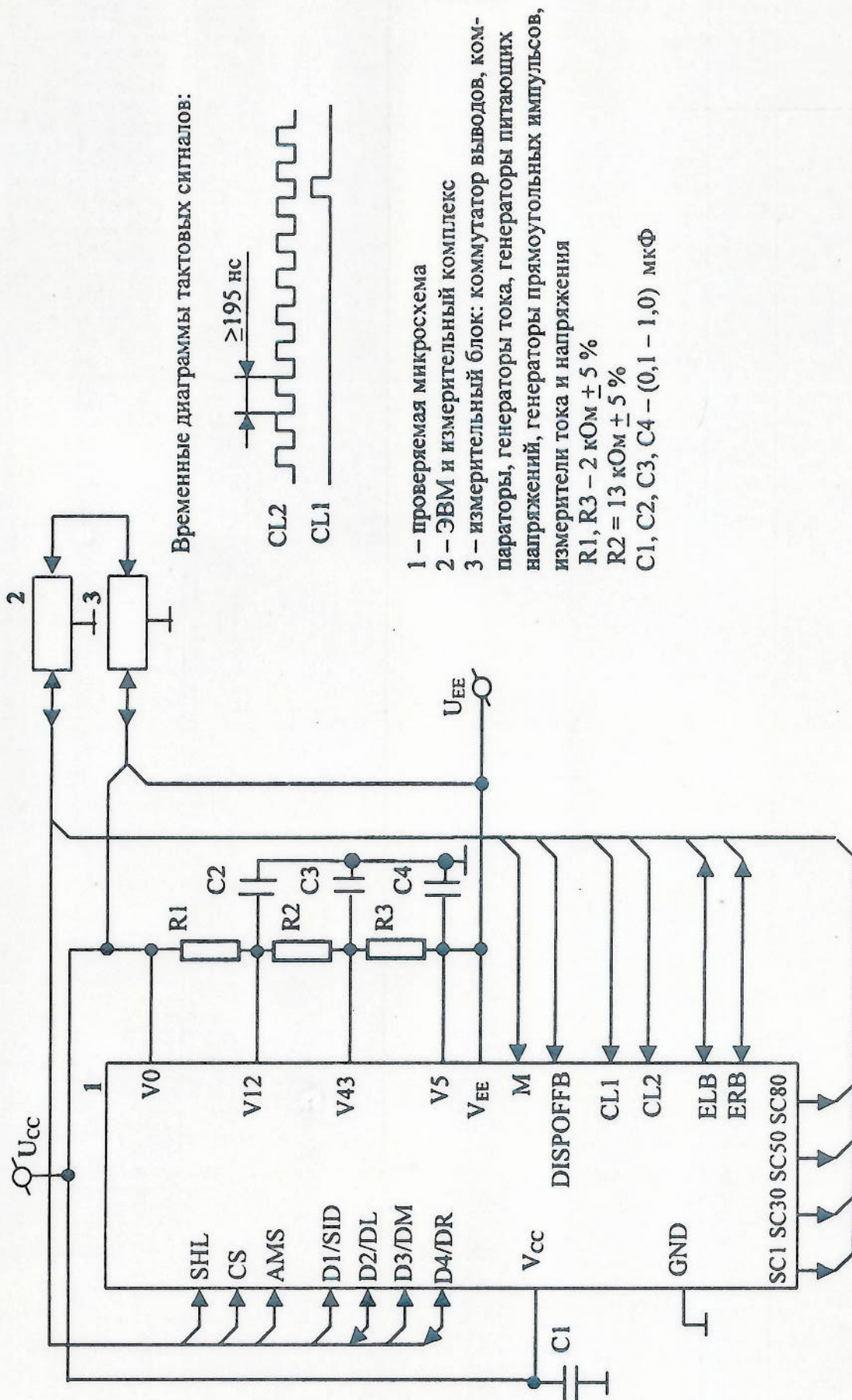


Рисунок 3 - Схема включения микросхем при измерении U_{on} , U_{ol} , U_{ic} , U_{hs} , U_{lc} , U_{ls} , I_{stvus} , I_{cc2s} , I_{ees} , I_{stvuc} , I_{cc1c} , I_{cc2c} , I_{ees} , I_{ll} , I_{ln} , I_{in} и при функциональном контроле

АДБК.431290.855 ТУ

Примечания к рисунку 3:

1 При измерении U_{OH} , U_{OL} измерительный блок последовательно подключают к выводам ELB, ERB, D2/DL, D4/DR в режиме выхода.

2 При измерении U_{HC} , U_{HS} , U_{LC} , U_{LS} измерительный блок последовательно подключают к выводам SC1, SC30, SC50, SC80.

3 При измерении I_{STBYOS} измеритель тока включают в разрыв цепи GND микросхемы. Входы SHL, M, CS, AMS подключены к GND, вход DISPOFFB подключен к Uсс. На вход CL2 подают сигнал прямоугольных импульсов с частотой $f_{CL2} = (5,12 \pm 0,0512)$ МГц, а на вход CL1 – $f_{CL1} = (32,0 \pm 0,32)$ кГц (f_{CL1} синхронизирован с f_{CL2}). На входы данных D1/SID, D2/DL, D3/DM, D4/DR подают напряжение низкого уровня U_{OL} , все выходы отключены.

4 При измерении I_{CCOIS} измеритель тока включают в разрыв цепи Uсс микросхемы. Входы SHL, M, CS, AMS подключены к GND, вход DISPOFFB подключен к Uсс. На вход CL2 подают сигнал прямоугольных импульсов с частотой $f_{CL2} = (5,12 \pm 0,0512)$ МГц, а на входы CL1 и M – $f_{CL1} = (32,0 \pm 0,32)$ кГц (f_{CL1} синхронизирован с f_{CL2}) и $f_M = (80,0 \pm 0,8)$ Гц (синхронизирован с f_{CL1}). На входы данных D1/SID, D2/DL, D3/DM, D4/DR подают логические состояния «0101», все выходы отключены.

5 При измерении I_{CCO2S} измеритель тока включают в разрыв цепи Uсс микросхемы. Входы SHL, M, CS, AMS подключены к GND, вход DISPOFFB подключен к Uсс. На вход CL2 подают сигнал прямоугольных импульсов с частотой $f_{CL2} = (4,0 \pm 0,04)$ МГц, а на входы CL1 и M – $f_{CL1} = (32,0 \pm 0,32)$ кГц (f_{CL1} синхронизирован с f_{CL2}) и $f_M = (80,0 \pm 0,8)$ Гц (синхронизирован с f_{CL1}). На входы данных D1/SID, D2/DL, D3/DM, D4/DR подают логические состояния «0101», все выходы отключены.

6 При измерении I_{EEOS} измеритель тока включают в разрыв цепи U_{EE} микросхемы. Входы SHL, M, CS, AMS подключены к GND, вход DISPOFFB подключен к Uсс. На вход CL2 подают сигнал прямоугольных импульсов с частотой $f_{CL2} = (5,12 \pm 0,0512)$ МГц, а на входы CL1 и M – $f_{CL1} = (32,0 \pm 0,32)$ кГц (f_{CL1} синхронизирован с f_{CL2}) и $f_M = (80,0 \pm 0,8)$ Гц (синхронизирован с f_{CL1}). На входы данных D1/SID, D2/DL, D3/DM, D4/DR подают логические состояния «0101», все выходы отключены.

7 При измерении I_{STBYOS} измеритель тока включают в разрыв цепи GND микросхемы. Входы SHL, M, D2/DL, AMS, подключены к GND, входы DISPOFFB, D1/SID, D3/DM, CS подключены к Uсс. На вход CL1 подают сигнал прямоугольных импульсов с частотой $f_{CL1} = (32,0 \pm 0,32)$ кГц. Выводы CL2, ELB, ERB, D4/DR и все выходы отключены.

8 При измерении I_{CCOIS} и I_{CCO2S} измеритель тока включают в разрыв цепи Uсс микросхемы. Входы SHL, AMS подключены к GND, входы DISPOFFB, D2/DL, D1/SID, D3/DM, CS подключены к Uсс. На вход CL1 подают сигнал прямоугольных импульсов с частотой $f_{CL1} = (32,0 \pm 0,32)$ кГц, а на вход M – $f_M = (80,0 \pm 0,8)$ Гц (f_M синхронизирован с f_{CL1}). Выводы CL2, ELB, ERB, D4/DR и все выходы отключены. На выходах SC1, SC30, SC50, SC80 отображаются следующие логические состояния: «1000000..., 0100000..., 0010000...» и так далее.

9 При измерении I_{EEOS} измеритель тока включают в разрыв цепи U_{EE} микросхемы. Входы SHL, AMS подключены к GND, входы DISPOFFB, D2/DL, D3/DM, CS подключены к Uсс. На вход CL1 подают сигнал прямоугольных импульсов с частотой $f_{CL1} = (32,0 \pm 0,32)$ кГц, а на вход M – $f_M = (80,0 \pm 0,8)$ Гц (f_M синхронизирован с f_{CL1}). Выводы CL2, ELB, ERB, D4/DR и все выходы отключены. На входы D1/SID, D2/DL, D3/DM, D4/DR подают следующие логические состояния: «1000000..., 0100000..., 0010000...» и так далее.

Инв. № подл.	94315	Подп. и дата	14.02.06.03r	Взам. Инв. №	Инв. № дубл.	Подп. и дата
Изм Лист № докум Подп. Дата АДБК.431290.855 ТУ Лист 25						
ГОСТ 2.106-96 Форма 9а Копировал Формат А4						

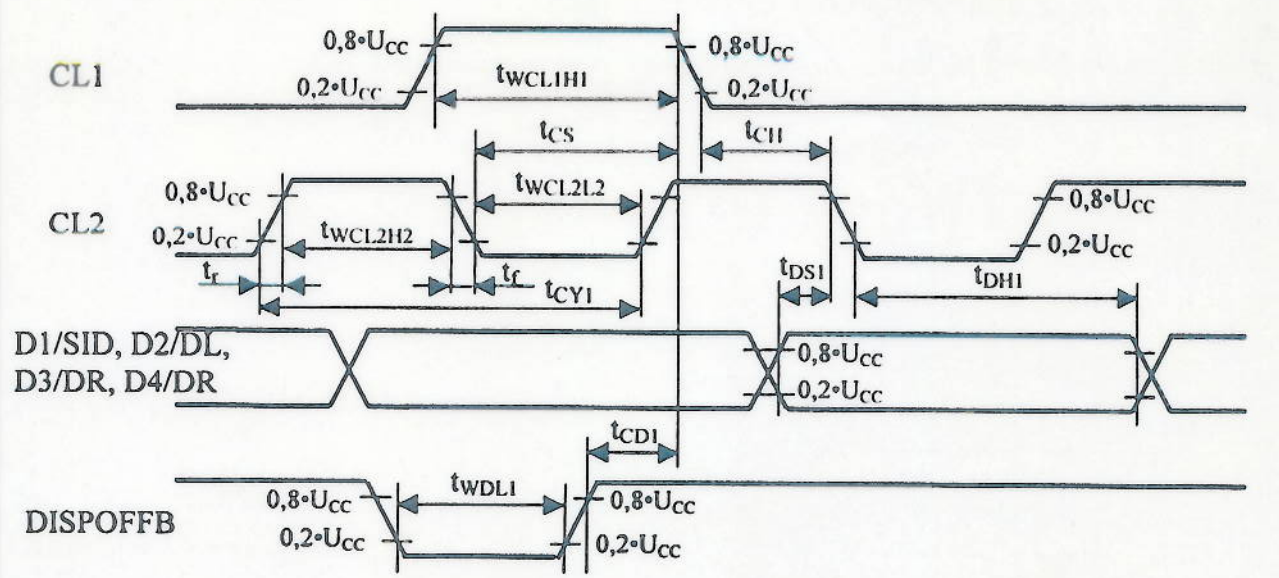
10 При измерении I_{LIL} , I_{LIN} измерительный блок последовательно подключают к выводам CL1, CL2, ELB, ERB, D1/SID, D2/DL, D3/DM, D4/DR, SHL, DISPOFFB, M, CS, AMS. I_{LIL} , I_{LIN} на входах/выходах по выводам ELB, ERB, D2/DL, D4/DR контролируют в режиме входа.

11 При измерении I_{IN} измерительный блок последовательно подключают к выводам CL2, D1/SID, D3/DM, ELB, ERB. I_{IN} контролируют в анодном режиме (вход CS в состоянии логической «1», вход AMS в состоянии логического «0»).

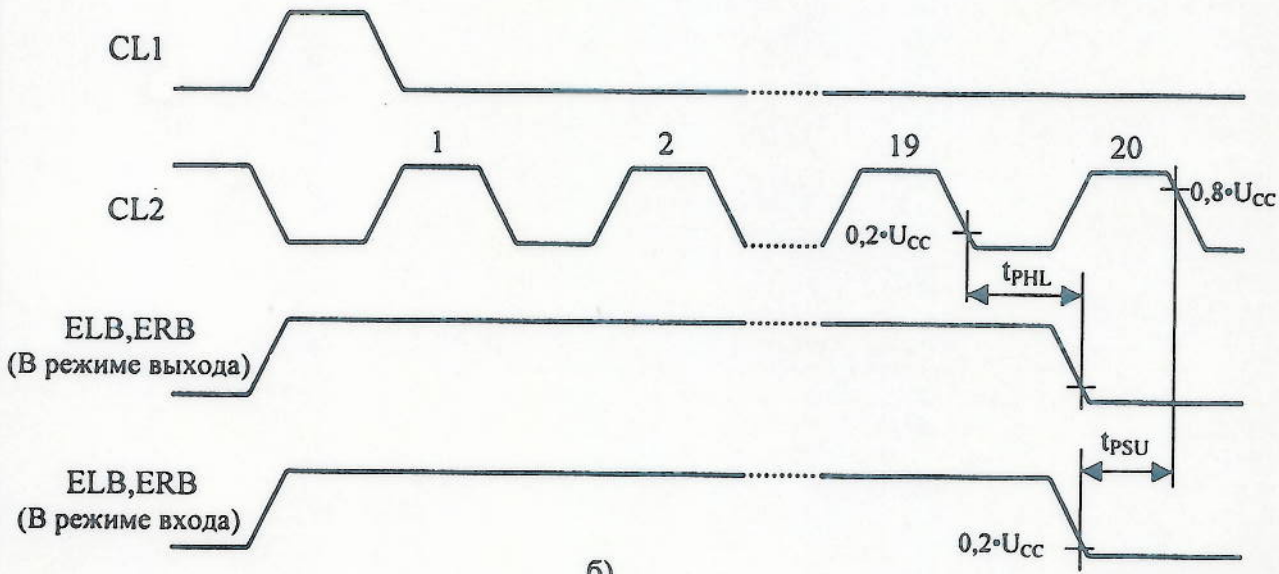
12 Функциональный контроль проводят в соответствии с тест-программами, приведенными в таблице норм ИЦИЗ.480.619 ТБ.

13 Временные диаграммы приведены на рисунках 4, 5, а значения временных параметров – в таблицах 4а, 4б.

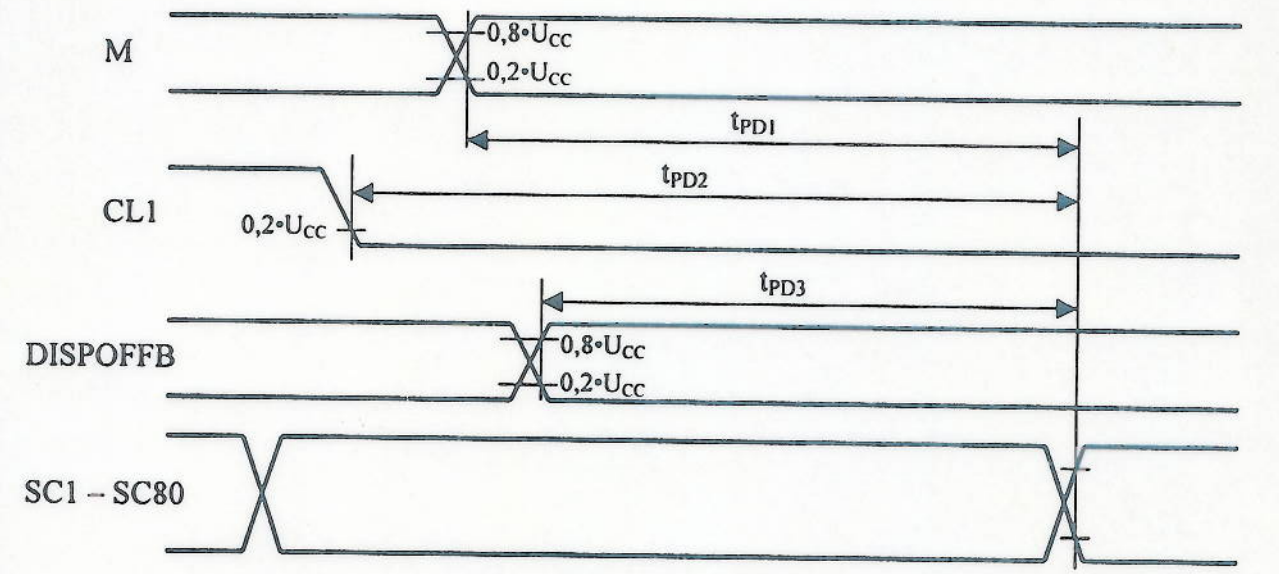
Инв № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата										
94315	48.02.06.037													
<table border="1"> <tr> <td>Изм</td> <td>Лист</td> <td>№ докум</td> <td>Подп.</td> <td>Дата</td> </tr> <tr> <td></td> <td></td> <td></td> <td></td> <td></td> </tr> </table>					Изм	Лист	№ докум	Подп.	Дата					
Изм	Лист	№ докум	Подп.	Дата										
АДБК.431290.855 ТУ														
ГОСТ 2.106-96 Форма 9а Копировал Формат А4														
				Лист 26										



a)



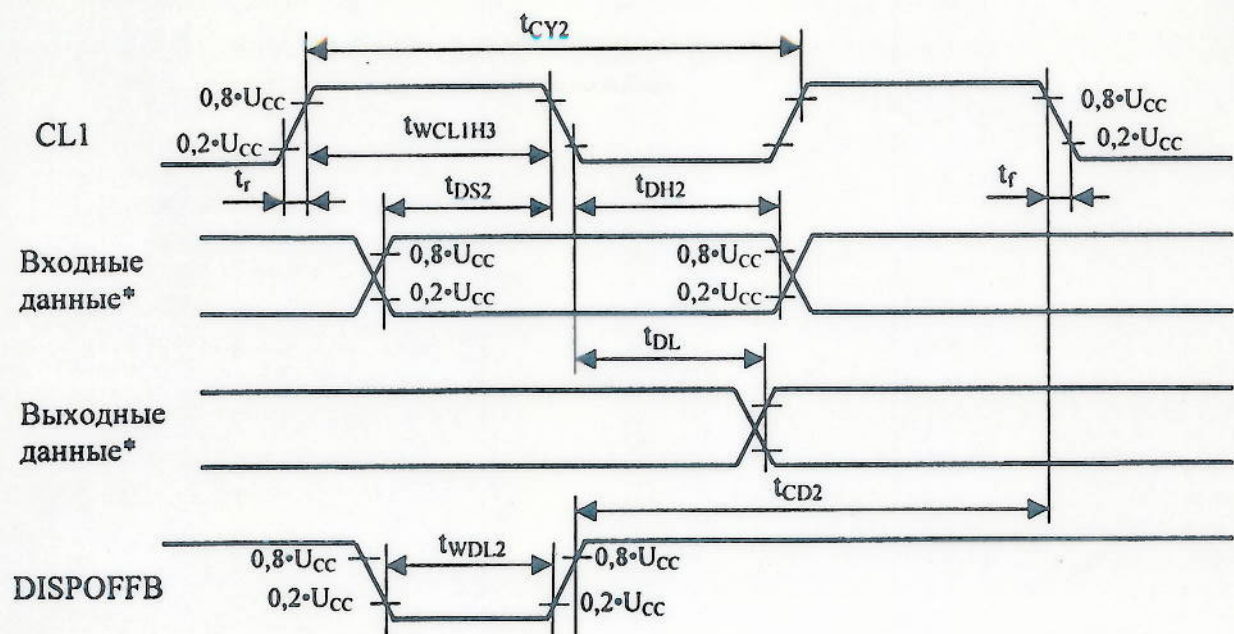
б)



в)

Рисунок 4 – Временные диаграммы сигналов при работе микросхемы в режиме сегментных выходов ($U_{CS} = 0 \text{ В}$)

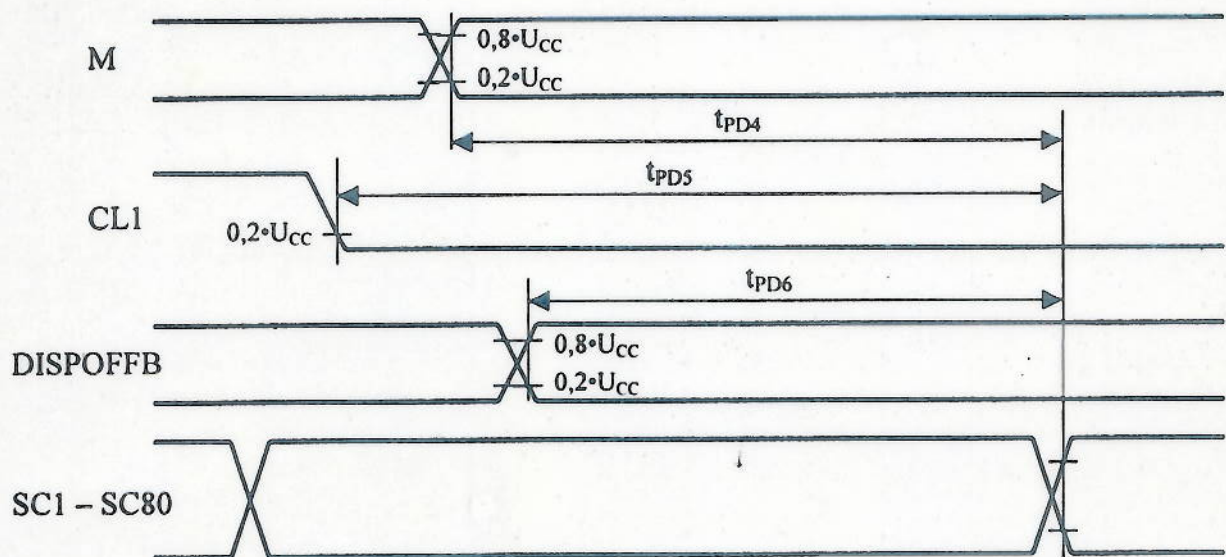
Инв. № подл.	94315
Подп. и дата	14.02.06.03
Взам. Инв. №	
Инв. № дубл	
Подп. и дата	



* В режиме одиночного сканирования ($U_{CS} = U_{CC}$, $U_{AMS} = 0$ В) входными данными являются выходы D2/DL ($U_{SHL} = 0$ В) или D4/DR ($U_{SHL} = U_{CC}$), а выходными данными – D4/DR ($U_{SHL} = 0$ В) или D2/DL ($U_{SHL} = U_{CC}$).

В режиме двойного сканирования ($U_{CS} = U_{AMS} = U_{CC}$) входными данными являются выходы D2/DL и D3/DM ($U_{SHL} = 0$ В) или D4/DR и D3/DM ($U_{SHL} = U_{CC}$), а выходными данными – D4/DR ($U_{SHL} = 0$ В) или D2/DL ($U_{SHL} = U_{CC}$).

а)



б)

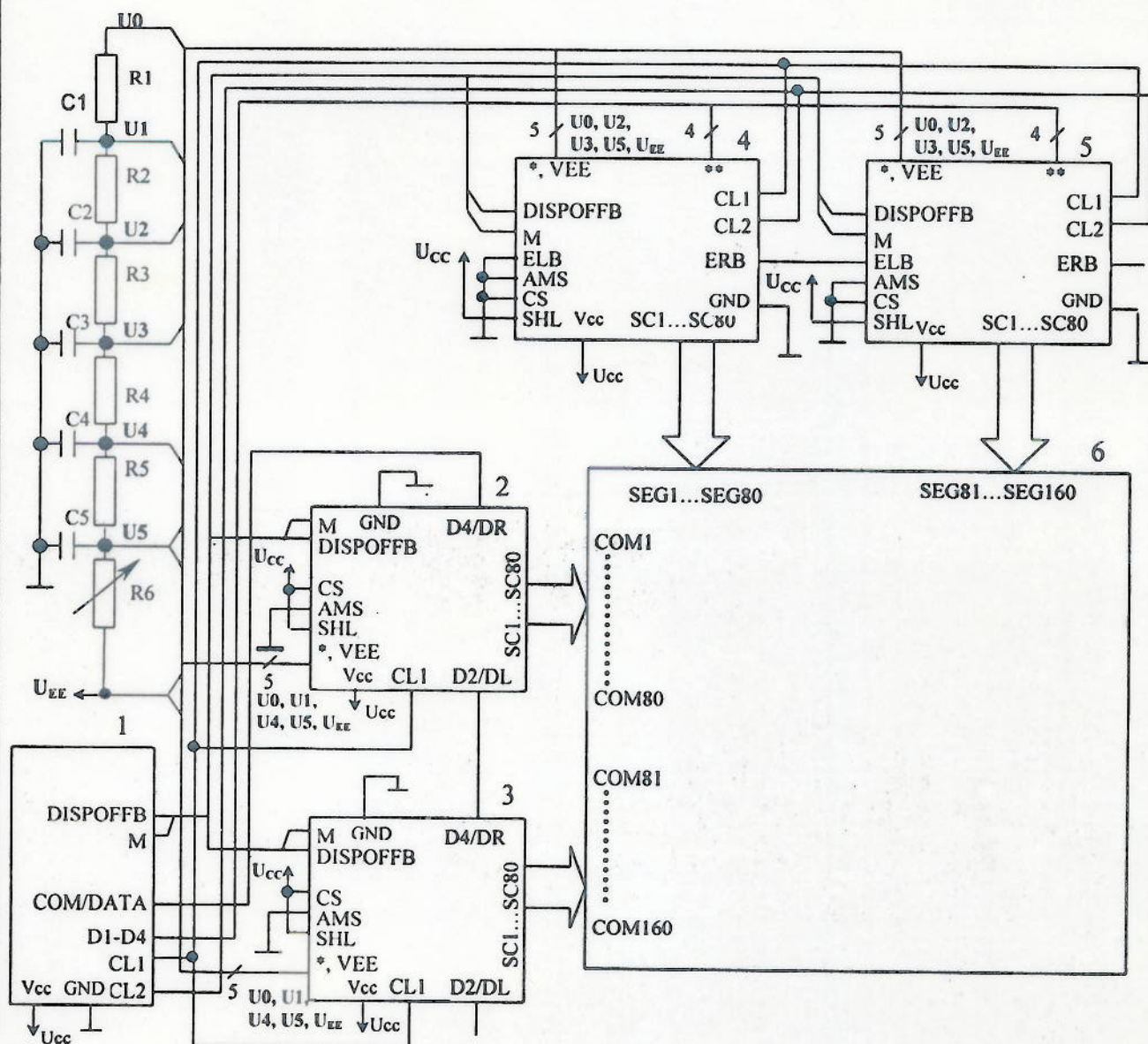
Рисунок 5 – Временные диаграммы сигналов при работе микросхемы в режиме анодных выходов ($U_{CS} = 0$ В)

Инв. № подл.	94315	Подп. и дата	12.01.06.037	Взам. Инв. №		Инв. № дубл.		Подп. и дата	
--------------	-------	--------------	--------------	--------------	--	--------------	--	--------------	--

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АДБК.431290.855 ТУ

Лист
28



- 1 – микросхема SED1335
 2, 3, 4, 5 – микросхемы K145BG18H4 (K145BG18H5)
 6 – панель ЖКИ (160 x 160)
 C1, C2, C3, C4, C5 = (0,1 – 1,0) мкФ
 R1, R2, R4, R5 – 1 кОм ± 10 %
 R3 = 13 кОм ± 10 %
 R6 = 300 Ом ± 20 %

Рисунок 6 – Типовая схема включения микросхем K145BG18H4 (K145BG18H5)

* V0, V12, V43, V5

** D1/SID, D2/DL, D3/DM, D4/DR

Инд. № подл.	94315
Подп. и дата	22.02.06.03
Взам. Инв. №	
Инв. № дубл	
Подп. и дата	

Изм.	Лист	№ докум	Подп.	Дата
------	------	---------	-------	------

АДБК.431290.855 ТУ

Лист

29

**Приложение А
(обязательное)**

Ссылочные нормативные документы

Обозначение документа, на который дана ссылка	Номер раздела, подраздела, пункта, подпункта, перечисления, приложения, разрабатываемого документа, в котором дана ссылка
1	2
ГОСТ 17021-88	1.3
ГОСТ 18683.1-83	3.3.2.1; 3.3.2.2; 3.3.3.4; 3.3.3.5
ГОСТ 19480-89	1.3
ГОСТ 23088-80	таблица 5
ГОСТ 30668-2000	таблица 5
ОСТ 11 073.013-83	3.3; таблица 5
ОСТ 11 073.915-2000	1.1; 1.4.1; 1.4.3
ОСТ 11 073.920-84	1.1; 1.3; 2; 2.3; 2.4.1; 2.5.3; 3.1; 3.1.1; 3.2; 3.2.1; 3.2.1.5; 3.3; 4.1; 4.2.1; 4.3.1; 4.3.2; 5.1; 5.3; 7.1; таблица 5
ОСТ 11 073.944-83	3.3.2.3; 3.3.2.6

Изм. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата
97315	12.02.06.02			
Изм.	Лист	№ докум	Подп.	Дата
ГОСТ 2.106-96 Форма 9а Копировал Формат А4				
АДБК.431290.855 ТУ				Лист 30

Приложение Б
(обязательное)

Перечень прилагаемых документов

- | | |
|-----------------------------------|------------------|
| 1 Чертеж кристалла | ЩИ7.344.695* |
| 2 Схемы электрические структурные | ЩИЗ.480.619 Э1 |
| 3 Описание внешнего вида | ЩИО.734.029 Д2 |
| 4 Таблицы норм | ЩИЗ.480.619 ТБ** |

Примечание – Прилагаемые документы высылаются только предприятиям, состоящим на абонентском учете

* Чертежи кристаллов – ЩИ7.344.695–01, ЩИ7.344.695–02 и так далее.

** Документы высылаются по специальному запросу

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата										
97315	98.02.06.031													
<table border="1"> <tr> <td>Изм</td> <td>Лист</td> <td>№ докум</td> <td>Подп.</td> <td>Дата</td> </tr> <tr> <td></td> <td></td> <td></td> <td></td> <td></td> </tr> </table>					Изм	Лист	№ докум	Подп.	Дата					
Изм	Лист	№ докум	Подп.	Дата										
АДБК.431290.855 ТУ														
				Лист										
				31										

**Приложение В
(обязательное)**

Контрольно – измерительные приборы и оборудование

Наименование прибора (оборудования)	Тип прибора (оборудования)	Примечание
1	2	3
Автоматическая измерительная система	“Карат-48”	
Цифровой универсальный измерительный прибор	ЦУИП	
Осциллограф	С1-112	
Источник постоянного напряжения	ЛИПС-10	
Примечание – допускается применение приборов, отличных от указанных в перечне, но обеспечивающих проверку требуемых параметров и заданную точность измерения		

Инв № подл.	Подл. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата
94315	02.02.06.03г			

Изм	Лист	№ докум	Подп.	Дата	АДБК.431290.855 ТУ		Лист
							32

Лист регистрации изменений

[illegible]

Инв № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл	Подп. и дата
94315	14.02.06.031			

Изм	Лист	№ докум	Подп.	Дата

АДБК.431290.855 ТУ

Лист

33